

CLICプロトタイプ加速管の高電界特性

肥後寿泰^{A)}, 阿部哲郎^{A)}, 松本修二^{A)}, 高富俊和^{A)}, 東保男^{A)}, 吴晓伟^{B)}

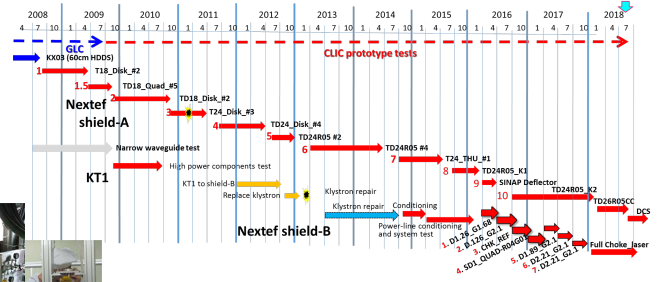
^{A)} KEK, ^{B)} Tsinghua University, China

電界: TW加速管で100MV/m級の高電界加速の基礎研究を継続してきている
目的: CLICプロトタイプ進行波型加速管の高電界を実現させる
工程: 基礎デザイン(CERN)→製作(KEK:化学研磨, 水素ロウ付)→チューニング→KEK(Nexترف)にて統一的に高電界試験
結果: 300Megaパルス(50Hzで1500時間)程度のプロセッシングを経れば正規運転パラメータ 100MV/m, 252ns, 50Hz に到達する
 その後、3000~5000時間程度まで運転すると放電頻度がCLICでの要求値 10^{-7} 以下に到達する
 放電頻度の低下は加速管によって異なる
 その後の頻度低下の頭打ちが見える
 また放電発生に時間的な大きなむらがある
 初期のプロセッシングの違いにより到達する高電界特性の違いがあるかもしれない
今後: 如何に早く正規パラメータ運転に到達するか、また付随する 放電の起源を探り、放電頻度を下げる 表面の探索を行ってきたい
希望: 常伝導高電界の試験を継続し、特に放電のトリガーを見極めること、放電を極速に正規の運転パラメータに到達する方法の開発、なるべく速く到達させるためのプロセッシング方式の研究、今後もこれらを研究していくので、是非皆さんの力をお貸しください。

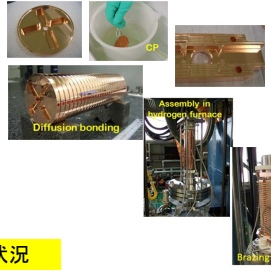
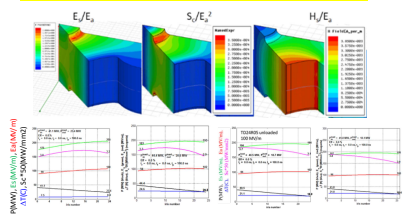
Prototype structures, tested at Nextef/Shield-A



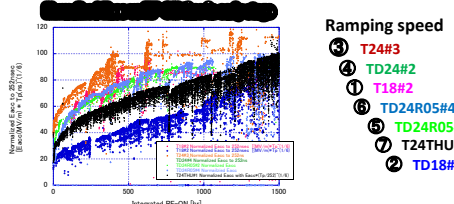
CLIC prototype high-gradient test at Nextef



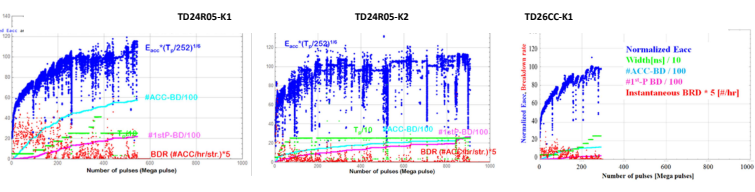
CLIC プロトタイプ 電気設計



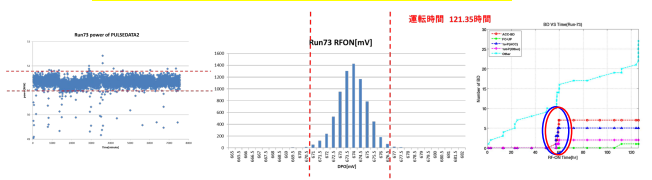
以前の試験加速管: 初期プロセッシング状況



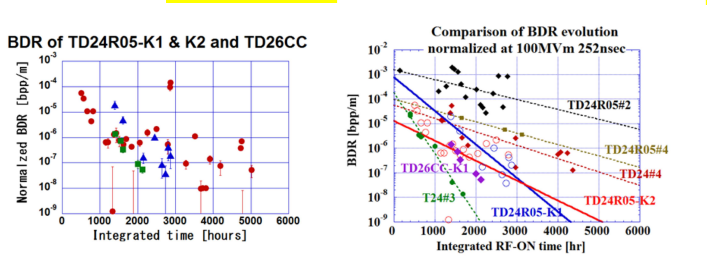
最近の試験加速管 全運転履歴



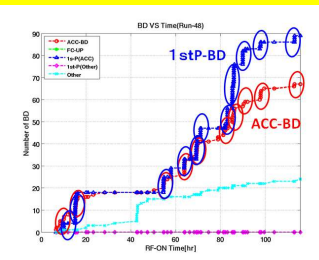
試験最終時間帯での放電頻度の様相 ①



放電頻度とその時間経過

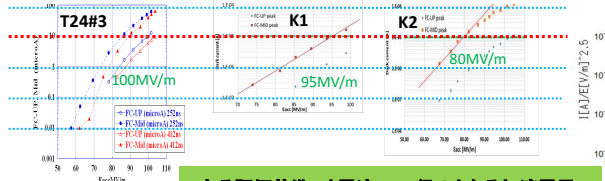


試験最終時間帯での放電頻度の様相 ②



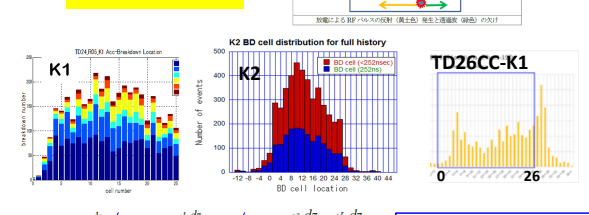
- 3000hr程度で多くの加速管はCLIC要求値をクリアする
- 放電レート(BDR)は指数関数的に減少していく
- いくつかの加速管では放電の多セ顕著なセルがあり、指数関数的なBDR減少が見えない
- CLIC要求値以下のBDR減少は現在の実験では直接的には見えない
- 放電発生は時間的に均一ではない事が、特にBDRが小さくなった段階で顕著に現れる

暗電流 (FE)比較



ある評価基準: 暗電流10 μ A級となる加速電界
 K1=95MV/m, K2=80MV/m
 FE特性: K2は、 β 大、量も大

放電セル分布



均一な放電セル分布(特殊な局所の問題は無い)
 TD26CC放電分布評価改良が必要

$$F(z) = \Delta R_s - \Delta T_r - T_{fill}$$