

C-band 50-MW クライストロン用コンパクト密閉型変調器電源の開発

馬場 斉^{1,A)}、松本 浩^{A)}、新竹 積^{A)}、三澤 英夫^{B)}、寺村 弘^{B)}

^{A)}高エネルギー加速器研究機構

〒305-0801 茨城県つくば市大穂 1-1

^{B)}東芝電波特機 (株)

〒212-0001 川崎市幸区小向東芝町 1 番地

概要

KEK の C-band 開発グループは 1996 年度からハードウェアの開発に着手した。50-MW 級クライストロンをドライブする小型、高信頼性、低ノイズおよびコスト低減を目指したクライストロン変調器電源の開発に取り組んでいる^[1]。1997 年には PAL 研究所との共同研究で、インバーター方式の高電圧直流電源を逸早く導入して大幅な小型化と同時に低ノイズ化を徹底した変調器電源の開発 (Smart Modulator 1 号機) に成功した^{[2],[3]}。第 2 ステップは全ての回路構成部品を絶縁オイル中に入れた密閉型変調器電源の研究開発を行う。ここでは、保守性を犠牲にすることなく、更なる小型化と高安定化を目的としている。

現在、基本回路のシミュレーション、構成部品の選定および最適な空間配置の検討を行っている。実機は 2002 年 3 月完成を目標に開発を行っている。

1. はじめに

本研究は、次世代の超大型加速器や他の応用利用に幅広く対応が可能な、小型、低ノイズ、保守性が良好なクライストロン変調器電源の研究開発を行う

ものである。図 1 にその原案をしめす。

基礎科学を始め、産業、医療には多くの電子リニアックが活躍している。更に欧米では食品の滅菌に 응용が広まりつつある。これらに使用される高周波装置 (クライストロン、加速管、導波管等) の殆どは 1940 年代にレーダー用として開発された S-band 帯が踏襲されている。S-band 帯は波長が 10-cm 付近なので取り扱いや加工精度が得やすいので決定された。高周波装置に求められる電磁気的要求は、その時代に得られる工業水準でリミットされる。それ故、冷静な判断が必要である。

加工技術や製作技術は、21 世紀にいたるこの 60 年間に飛躍的に向上した。実際、産業界では滅菌装置として C-band (5712-MHz) 帯の超コンパクト加速管の実用化に成功し、既に製品化されている^[4]。更に、今日ではクライストロンの高周波出力は産業界の技術革新を背景に、C-band 帯においても国内メーカーは世界に先駆けて 50-MW 級を製品化している^[5]。

しかしながら高性能化した加速器においても技術革新のスピードが遅いものがあり、これらの改善が強く望まれている。クライストロンをドライブする変調器電源はその主たるものである。

50-MW 級クライストロンをドライブするには、電

子銃の陰極-陽極間に印加するパルス電圧は 350-kV 近くまで必要である。変調器電源は立ち上りの鋭いパルス運転が必要であり、高電圧 (25-kV)、大電流 (4000 ~ 5000-A) である。そのため、大電力の変調器電源は高ノイズ発生源となり易い。パルス電圧のエネルギー貯蔵部 (PFN、Pulse Forming Network) は充電電圧が 50-kV と高電圧である。これらの主構成部品 (コンデンサー、抵抗器、ダイオード) および放電スイッチ管 (サイラトロン) は過酷な動作環境においても安定に性能を発揮できるよう、余裕のある設計が必要となる。更に部品間の空間絶縁耐圧にも余裕を持たせなければならないので、装置は大型となり易く高価格である。又、性能維持にこまめな保守点検が必要である。特に大電力の変調器電源は市場性が低い事や、高ピーク電圧・高ピーク電流を伴う早いパルス動作から高度な経験と技術力が必要である。この

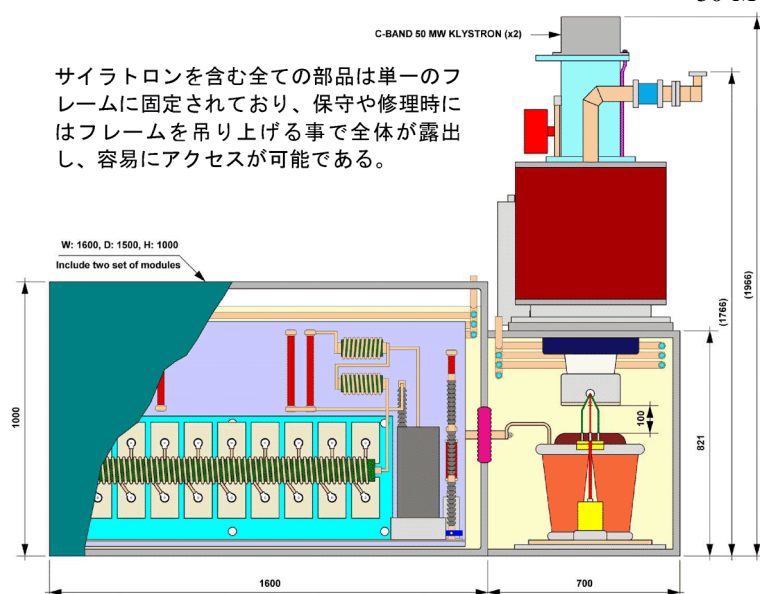


図 1 : コンパクト密閉型変調器電源の構造(検討案)

¹ E-mail: HBaba@post-cbandFEL.kek.jp

為、1) 高ノイズ源、2)大型、3) 人手間、4) 高価格、であるにもかかわらず、改善のスピードは鈍いのが現状である。

本論文では、装置の小型化について絶縁オイル密閉型方式を提案するものである。

2. 設計

2.1 設計のガイドライン

変調器電源は高周波出力 50-MW 級 C-band (5712-MHz)クライストロンを対象に設計を行った。表 1 に基本パラメーターを示す。

表 1 : 変調器電源およびクライストロンの仕様

Modulator	
Peak output power	111 MW
Average output power	27 kW
PFN charging voltage (max.)	50 kV
Pulse repetition	60 pps
PFN impedance	~4 Ω
Stored energy in PFN	475 J
PFN stage number	18
Output voltage stability	<1 % (p-p)
Pulse transformer	1:16
Klystron	
Frequency	5712 MHz
Beam voltage	350 kV
Beam current	317 A
Perveance	$1.5 \text{ A/V}^{1.5} \times 10^{-6}$
Gain	>50 dB
RF pulse width (max.)	3 μsec
Pulse repetition	60 pps

変調器電源は通常のライン型 PFN 回路を採用する。PFN のスイッチ素子はサイラトロン管 (EEV-CX1836A)を用いることにした。サイラトロン管のトラブルの原因は夫々の状況で異なるが、製造メーカーが規定した使用方法(トリガー回路、冷却方法など)に従った結果、長時間 (12000 時間以上) の運転においても、性能と安定性は十分であることを確認した。PAL 研究所でも業務運転において、30000 時間を越える寿命が報告されている。

PFN の充電電圧は重要な諸元であり、50-kV を上限とした。これは設計および構成部品の信頼性を考慮し、経験的に決定したものである。パルストランスの昇圧比は 1:16 を用いるのでクライストロンへの最大印加電圧は 400-kV (負荷整合時)となる。50-MW 級クライストロンに十分な電圧である。

PFN の充電は、C-band で実証したインバータ電源方式を採用する。これにより小型化とコストの低減をおこなう^[6]。現在、東芝(株)は力率を改善する新回路方

式を用いた実機の開発を進めている。

変調器電源とパルストランス間の高電圧ケーブルは、柔軟性のある同軸ケーブル(50-Ω)を 10 本並列接続して使用する予定である。これに使用するブッシングは専用のものを開発中である。

変調器電源の筐体寸法は幅 1.5-m、奥行 1-m、高さ 1-m を目標にして設計を行っている。サイラトロンを含む全ての回路部品は一体化したフレームに取付けて保守点検が容易な構造を検討している(図 1)。

2.2 電気回路設計

変調器電源は通常のライン型 PFN 回路とした。その基本回路を図 2 に示す。PFN の充電はインバータ一直流高電圧電源を用いるので、大変簡潔な回路構成が可能である。従来の共鳴充電ではホールドオフ・ダイオードや電圧を一定に保つための De'-Qing 回路が必要である。これらは高電圧で高速のフィードバック制御を行うので、精度や信頼性を保証するため高度な技術が必要である。

インバータ電源を用いた場合の充電電圧の上昇は直線的な階段状になる。この場合の PFN 充電電圧の変動は、階段 1 ステップの電圧でリミットされる。現在、使用中のインバータ電源(米国、EMI303L)の長時間変動は、±0.13%(47.5-kV)が得られた^[6]。新規開発中のインバータ電源(東芝)は電圧のステップが更に小さいので、高安定度が期待できる。

インバータ電源の出力 1 バースト当たりのエネルギーは高々 0.7 ジュールに過ぎない。これは PFN の全エネルギー(475 ジュール)の 0.15% である。それで、サイラトロンが万が一異常な動作をした場合でも過負荷の原因とならない。この回路構成はサイラトロン管の安定動作と長寿命化に大いに貢献していると考えられる。

PFN 回路構成は従来の L 可変機構を有する無結合型(独立型)コイル方式と医療用リニアックの変調器電源に多く見られる連続巻きコイルの 2 通りを検討している。従来型 PFN 回路は L の調整が容易なものと個々の LC 回路の独立性が高いので出力波形の調整が容易である。その反面、L の調整機構やそのフレーム等部品点数が多く、コスト高となる。一方、連続巻きコイル方式は個々の LC 回路の独立性がないので、調整に時間を要する。しかしながら、機械

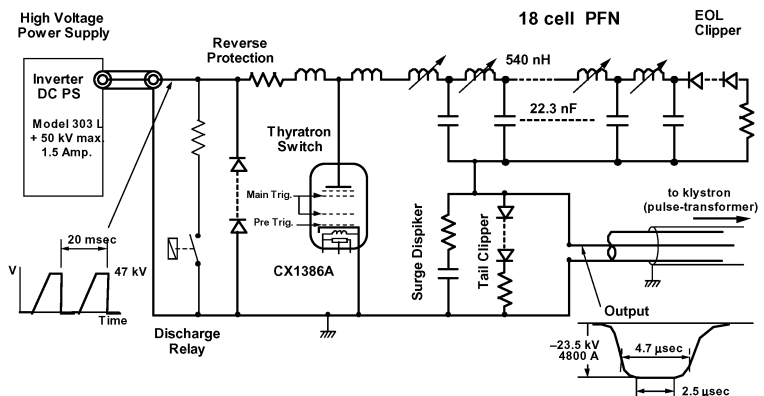
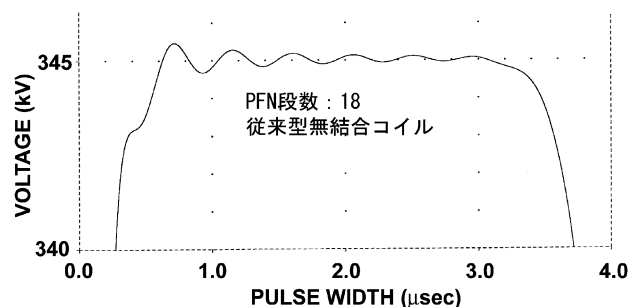


図 2 : 変調器電源の基本回路構成

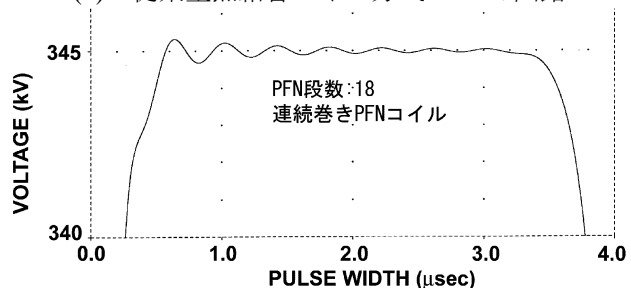
的に非常に簡潔なので空間占有率が小さく、コスト低減が可能である。

従来型無結合コイル方式と連続巻きコイル方式の PFN 回路のシミュレーション(抵抗負荷)を行い比較検討した。図4にパルスの平坦部を拡大した波形を示した。図4から分かるように両者の電圧平坦度($\pm 0.5\%$)は3- μsec が得られた。又、連続巻きコイルの方がパルスの平坦時間が長く取れることが分かった。実際にはパルストランスを含んだ負荷となるので平坦部時間は減少する。図5に SLAC-5045 用に開発さ

れたパルストランスを例にしたシミュレーション結果を示した。図5-1は通常の PFN 回路にパルストランスを接続した場合の出力波形に1%程度のサグが生じる。通常、PFN回路のLを変変してサグの補正を行うが、図5-2はPFN回路の各段のコンデンサーの僅かな偏差値を考慮して分布させた場合の結果である。パルストランスのサグが改善されていることが分かる。連続巻きコイルはパルスの後半が伸びるのでコンデンサーの容量偏差方式と組み合わせるとよい結果が得られる事が予想される。

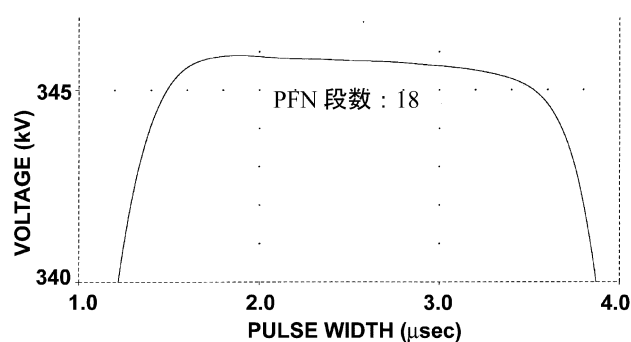


(1) : 従来型無結合コイル方式の PFN 回路

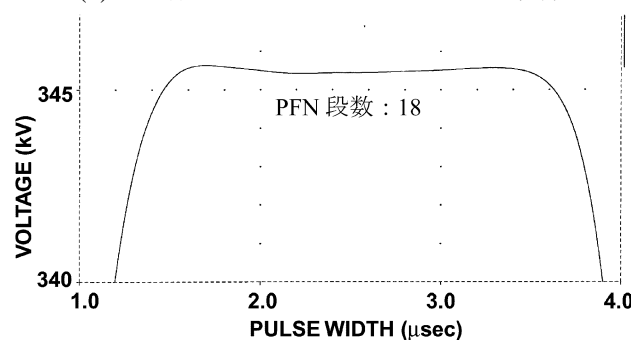


(2) : 連続巻きコイル方式の PFN 回路

図4 : 抵抗負荷時の PFN 出力パルス波形



(1) : 同容量のコンデンサーを用いた場合



(2) : コンデンサーに容量偏差値を持たせた場合

図5 : パルストランスの出力波形(頂上部)

3. 考察

絶縁オイル密閉型の変調器電源において、保守性を損なわぬ構造が必須である。このためには、回路構成を簡潔にして、機能別にモジュール化することが必要である。連続巻きコイル方式の PFN は調整に時間が必要だが、機械的構成が非常に簡潔に出来る利点があり密閉型方式に魅力的である。

よく言われている、クライストロンの交換毎に PFN の調整が必要か否かは、C-band のクライストロン4本(電気ソレノイド×3本、PPM×1)の場合、全く必要がなかった。

最終的な回路構成の決定は、本稿で議論した事柄と今までの実験的事実を冷静に判断して決定する。実機の完成は2002年3月を目標としている。

参考文献

- [1] T. Shintake, "C-band Accelerator Development for Linear Collider and Industrial Applications", (Invited), Proceedings of the 23th Linac Meeting in Japan, 1998, Tsukuba, Japan, KEK Preprint 98-146
- [2] H. Baba, et al., "Pulsed Modulator for C-band Klystron", Proceedings of the APAC98, Mar. 1998, Tsukuba, Japan, KEK Preprint 98-33
- [3] J.S. Oh et al., "Efficiency Issue in C-band Klystron-Modulator System for Linear Collider", Proceedings of the PAC97, May. 1997, Vancouver, BC, Canada, KEK Preprint 97-51
- [4] S. Miura et al., "Development of Small C-band Standing-wave Accelerator Structure", Proceedings of 25th Linac Meeting, July, 2000, SPring-8
- [5] Y. Ohokubo et al., "The C-band 50 MW Klystron Using Traveling-Wave Output Structure", Proceedings of the LINAC98, Aug. 1998, Chicago, IL, USA, KEK Preprint 98-140
- [6] H. Matsumoto et al., "Operation of the C-band 50 MW Klystron with Smart Modulator", Proceedings of the APAC98, Mar. 1998, Tsukuba, Japan, KEK Preprint 98-31