

J-PARC 主リング高繰り返し化のための 主電磁石新電源1号機

第14回 日本加速器学会 北海道大学 @ 2017.08.01 - 03 (TUOM07)

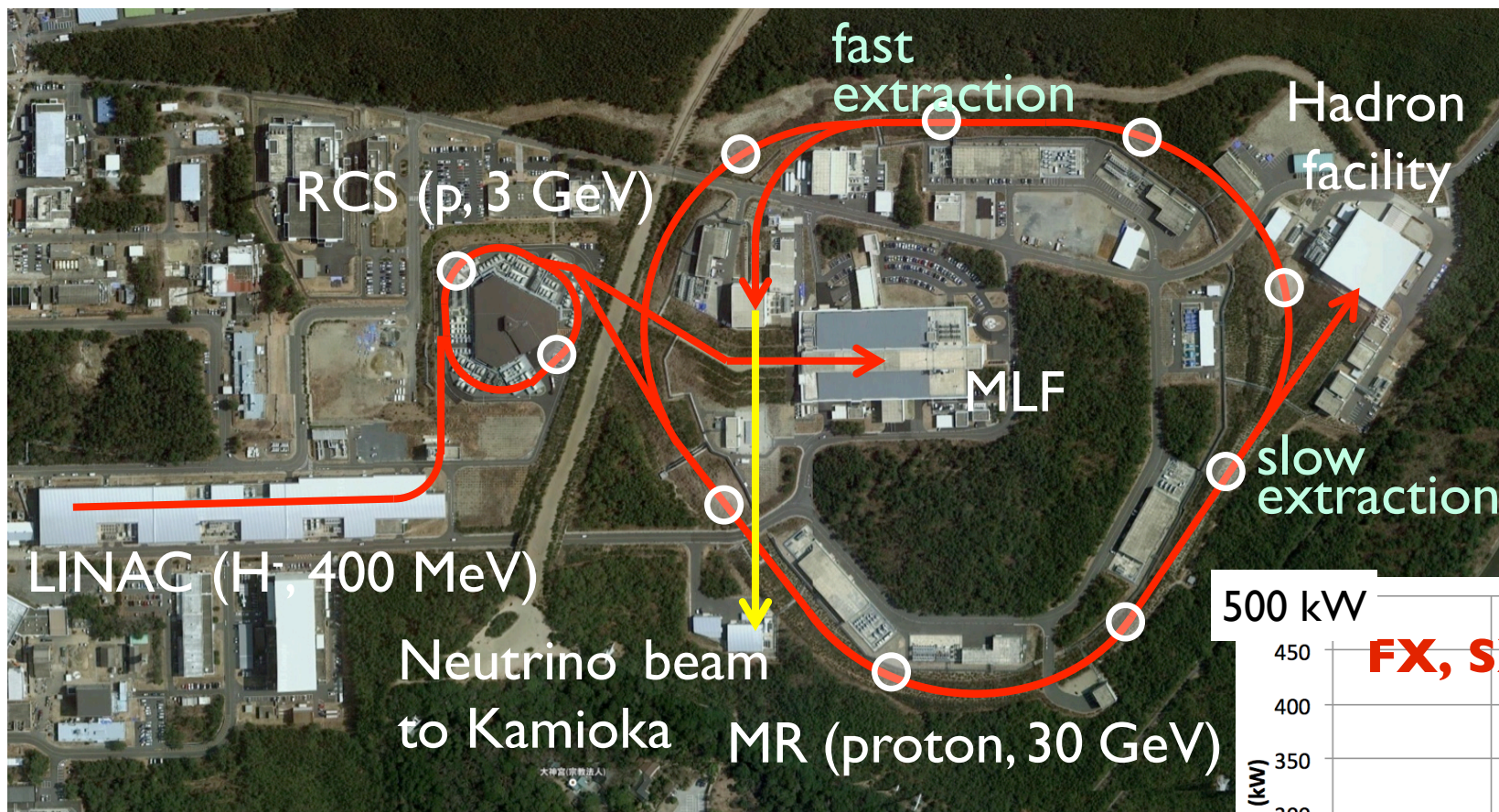
下川 哲司^{A*}, 栗本佳典^A, 森田裕一^A, 三浦一喜^A, 内藤大地^A, 佐川隆^B

A : KEK/J-PARC, B : Universal engineering

目次

- ◆ J-PARC Main Ringと アップグレードプラン
- ◆ 主電磁石電源への要求
- ◆ 新電源のデザイン
- ◆ 新電源I号機 : QFR新電源
 - ▶ 構成
 - ▶ 試験結果
- ◆ まとめ

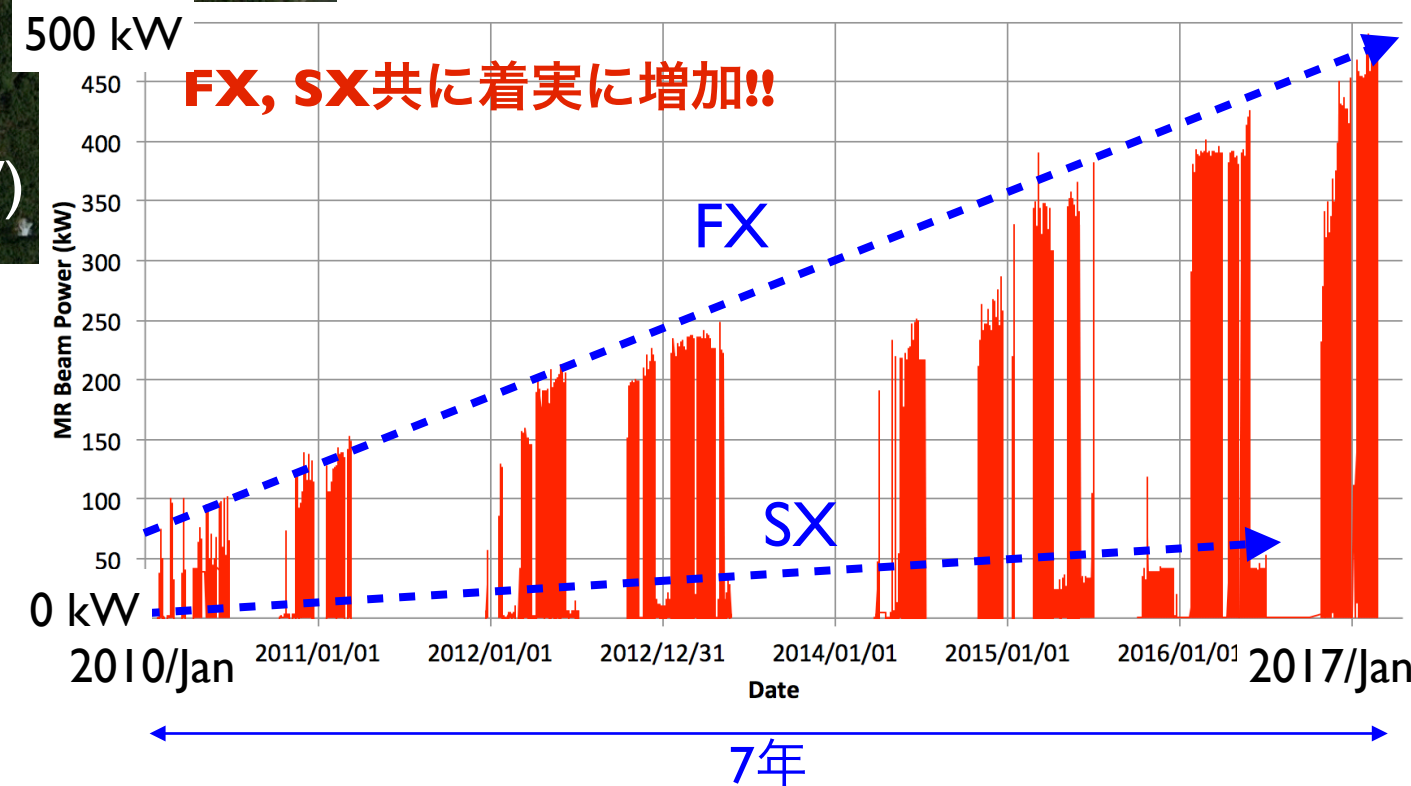
J-PARC Main Ring (MR)



現在のビーム強度

FX : 470 kW (2.4×10^{14} ppp)
 SX : 42 kW (4.8×10^{13} ppp)

MR beam power trend

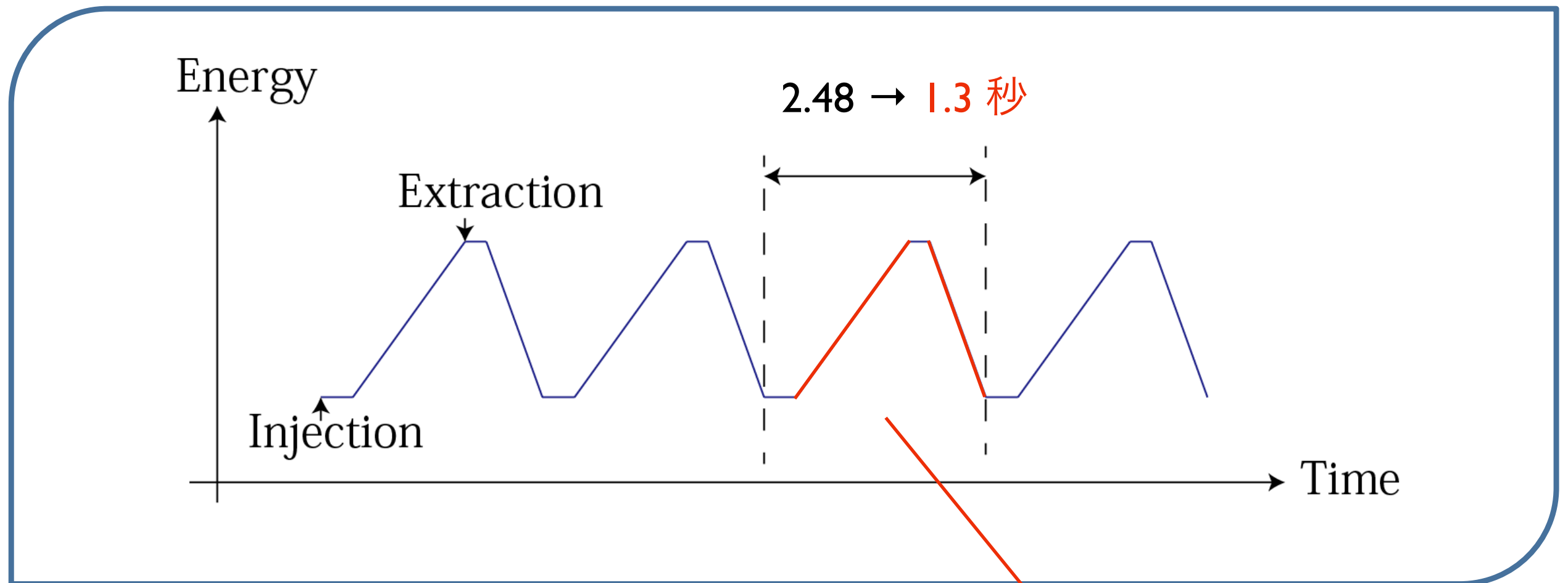


◆ J-PARC Main Ringの特徴

- ▶ 周長 : 1568 m
- ▶ 入射/出射エネルギー : 3/30 GeV
- ▶ バンチ数 : 最大 8
- ▶ 繰り返し周期 : 2.48 秒 (Fast extraction(FX)) / 5.52 秒 (Slow extraction(SX))
- ▶ Betatron tune : $(\nu_x, \nu_y) = (21.35, 21.45)$ (FX) / $(\nu_x, \nu_y) = (22.275, 20.30)$ (SX)

J-PARC MR アップグレード

- ◆ ビーム強度 >750 kW を達成するために、
繰り返し周期を短縮 : 2.48 秒 → 1.3 秒 (FX) (1.9倍)

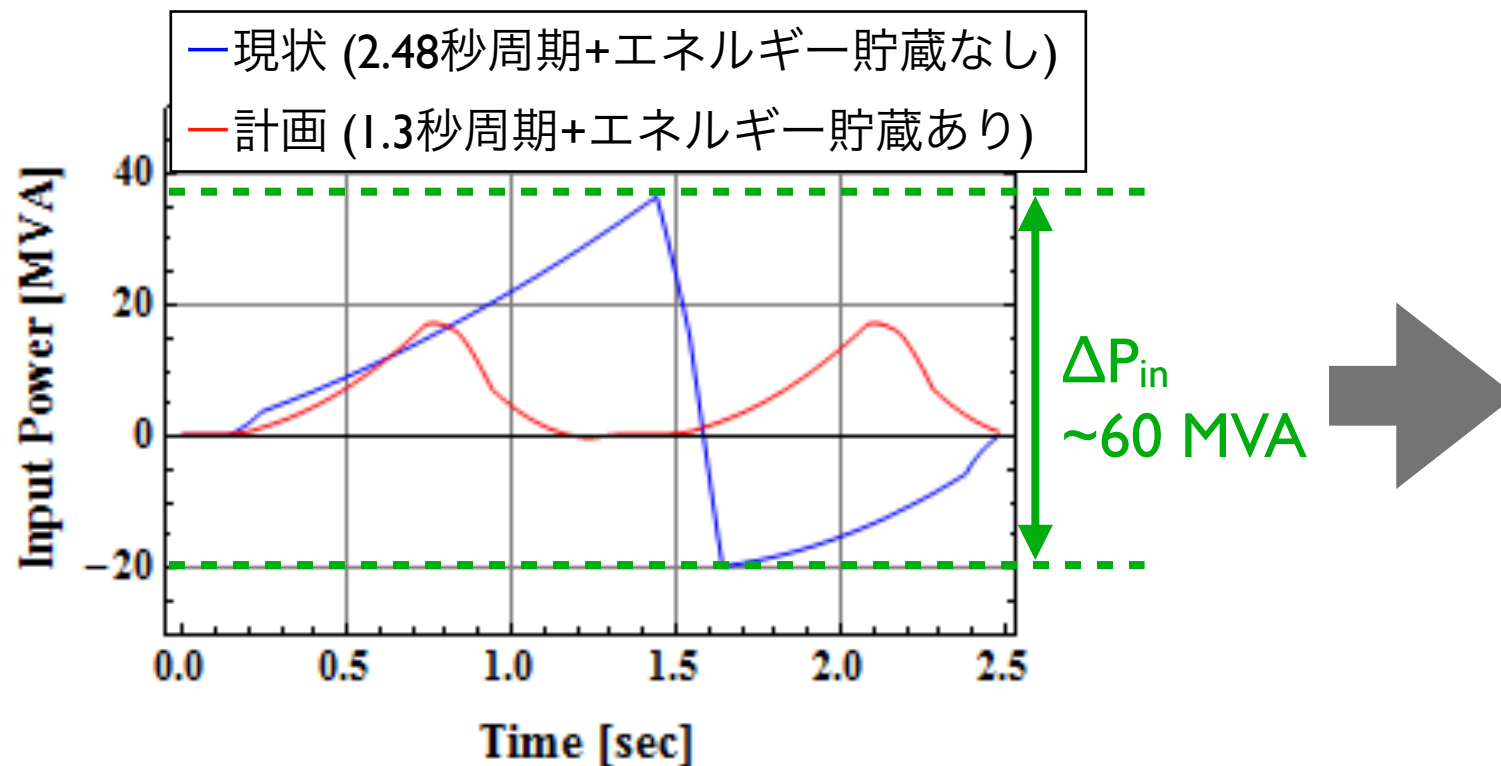


- ◆ 周期の短縮 → 加速/減速時間の短縮 : $V = L \frac{dI}{dt} + RI$
- ◆ 高繰り返し化にむけた主電磁石電源の開発・置き換えが必要

MRアップグレードにおける主電磁石電源の課題と対策

◆ 繰り返し周期短縮に伴う

- ▶ 出力電圧の増加: $V = L \frac{dI}{dt} + RI \Rightarrow$ 変換器の直列接続
- ▶ 系統の電力変動の増加



1.3秒周期の場合

~~$\Delta P_{in} > 100 \text{ MVA}$~~

(東京電力からの制限)

⇒ コンデンサバンクによる
エネルギー貯蔵装置

◆ 高精度出力電流 (低ロス安定運転, SXスピル構造の改善)

- ▶ $\Delta I_{out}/I_{out} \sim \text{ppm} \Rightarrow$ 低ノイズデジタル制御装置
高速スイッチング変換器 + ローパスフィルタ

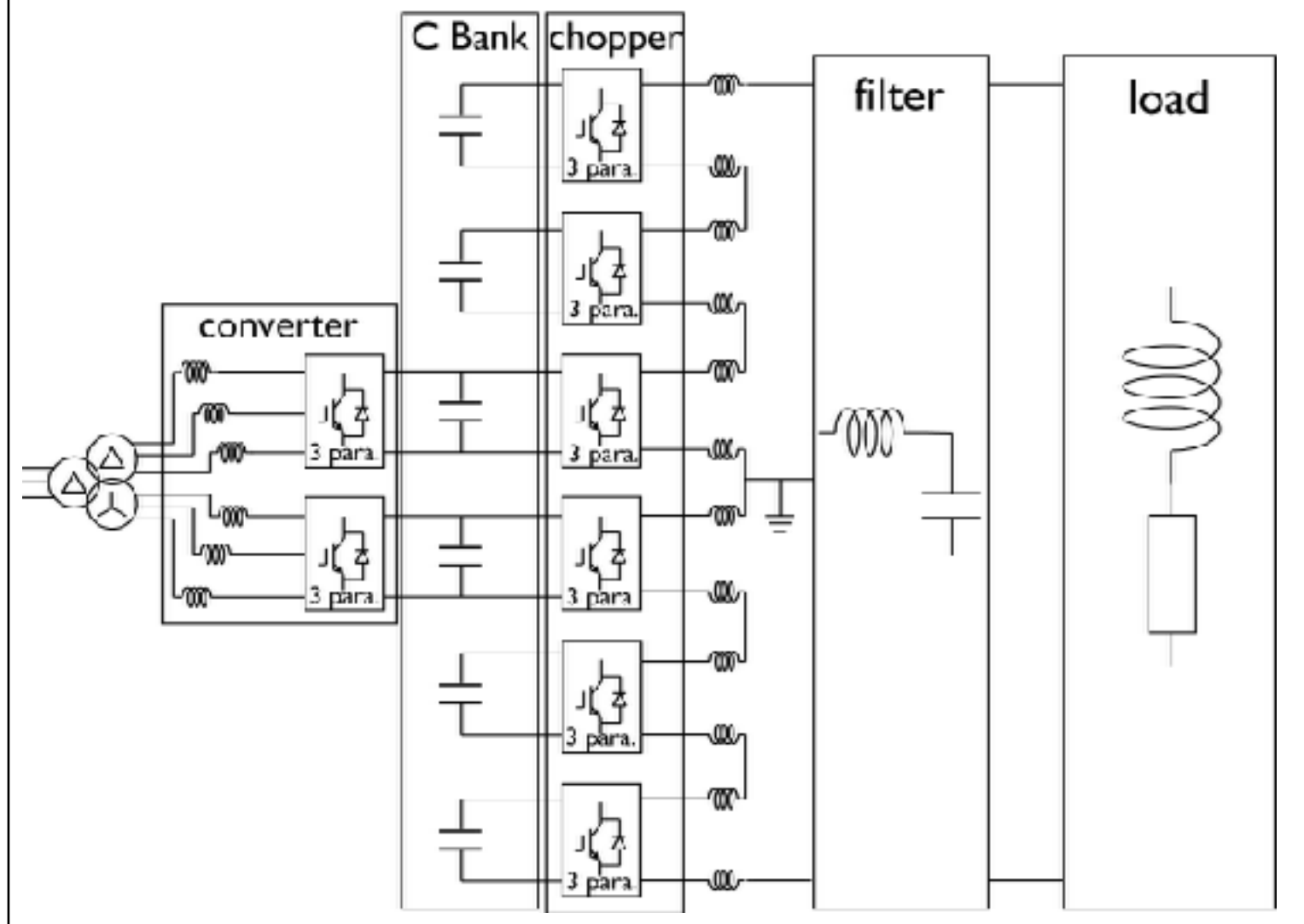
電磁石の種類と新電源のデザイン

Magnets in J-PARC MR

magnet family	Total Inductance at 30 GeV [H]	Flat Base Current [A]	Flat Top Current [A]	Output Voltage [kV] 2.5 sec / 1 sec
BMI~6	1.47	190	1570	2.6 / 5.8
QFN	2.93	86	710	2.7 / 5.6
QDN	3.46	86	710	3.1 / 6.7
QFX	2.39	88	730	2.6 / 4.8
QDX	1.75	86	710	1.6 / 3.4
QFR	0.57	77	640	0.5 / 1.3
QDR	0.44	75	620	0.4 / 0.7
QFP	0.20	77	640	0.3 / 0.4
QFS	0.30	81	670	0.3 / 0.5
QDS	0.35	110	890	0.5 / 0.9
QFT	0.32	95	780	0.4 / 0.7
QDT	0.37	90	750	0.4 / 0.7
SFA	0.42	23	200	0.3 / 0.4
SDA	0.41	19	160	0.2 / 0.3
SDB	0.41	19	160	0.2 / 0.3

*QM, SMの出力電流/電圧は現状FXの運転時のもの

design of new PS for Bending magnets



- ◆ 偏向電磁石(BM)電源構成 (出力パワー最大の電源)
 - ✓ 変換器 6直列 (高電圧出力)
 - ✓ コンデンサバンク(エネルギー貯蔵)
 - ✓ フローティングキャパシタ方式 (物量削減)

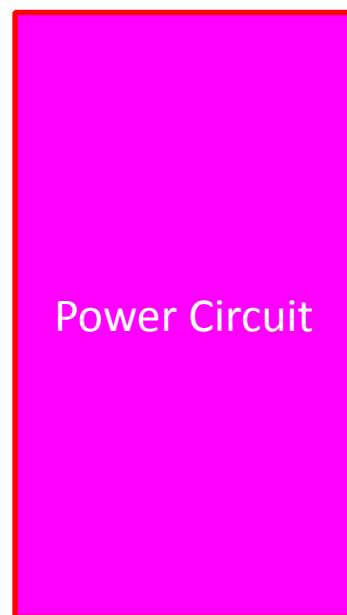
開発体制

メーカーとKEKで分担, 協力して開発, 設計を行う

主回路(パワー回路)

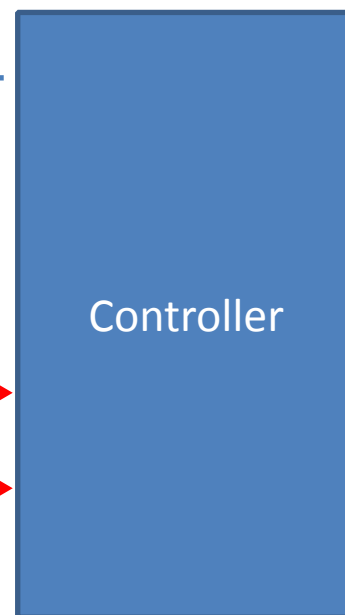
✓回路/構造設計, 製造

メーカー



KEK

制御装置



IGBT gates

アラーム(ILK)

測定データ

✓制御アルゴリズムは既に開発済

✓回路, ソフト設計はKEK職員が担当

✓構造設計, 板金, 基板製作のみを外注

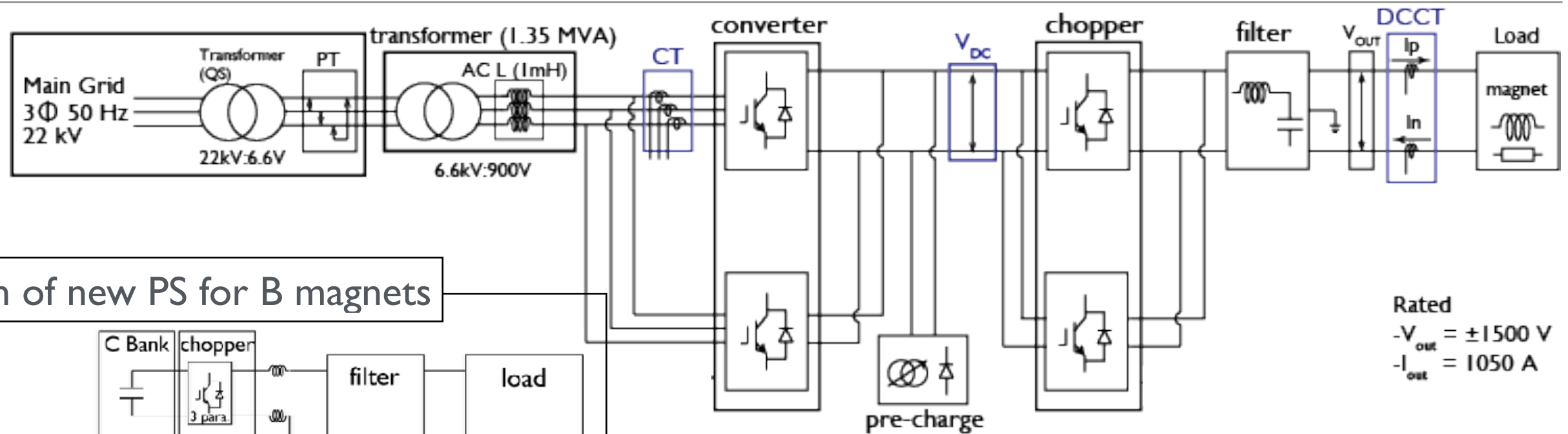
- ◆ メーカーがプロジェクトに参入しやすくなる
- ◆ メーカーは, 主回路のみに集中できる
- ◆ 制御アルゴリズムの修正/改造が簡単 (時間, コスト共に削減)
 - KEK側が主回路, 制御の完全な理解が必要
- ◆ ただし, メーカーとより密に連絡をとりつづける必要がある

コスト削減

⇒ 設計/試験の間は, KEKスタッフが最低一人はメーカーに常駐

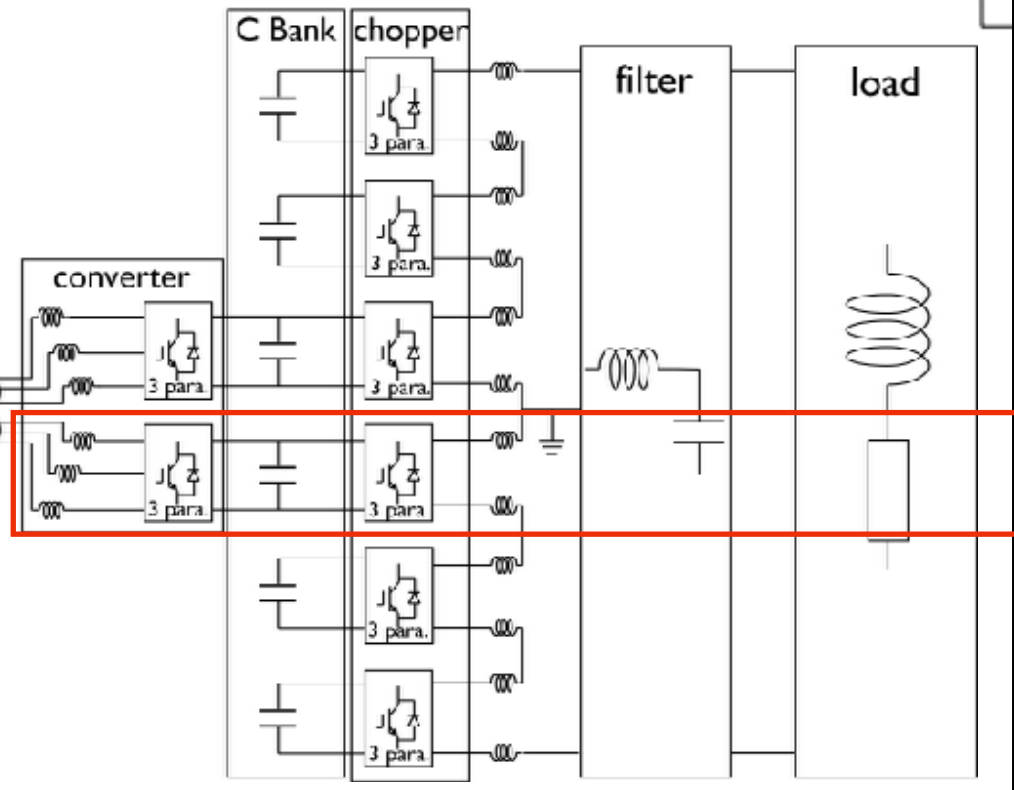
新電源1号機：QFR新電源

新電源1号機：QFR用 新電源（主回路構成）



Rated
 $-V_{out} = \pm 1500 \text{ V}$
 $-I_{out} = 1050 \text{ A}$

design of new PS for B magnets



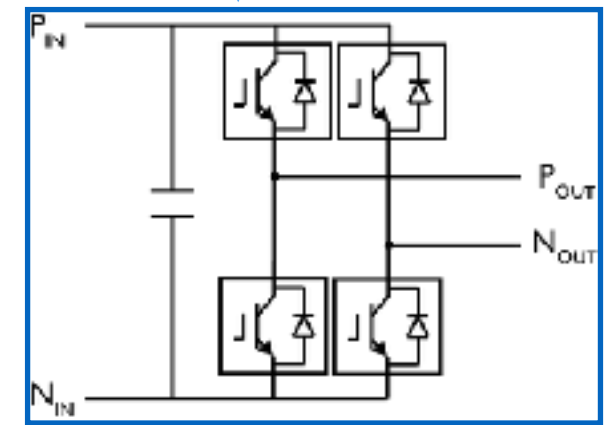
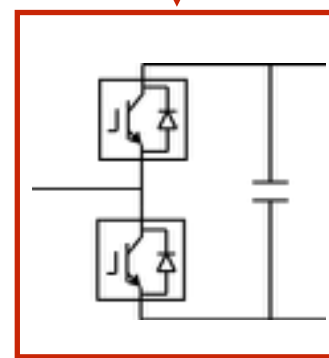
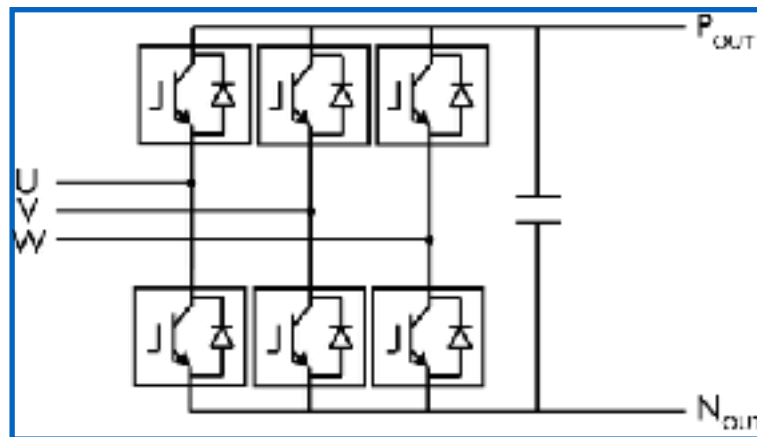
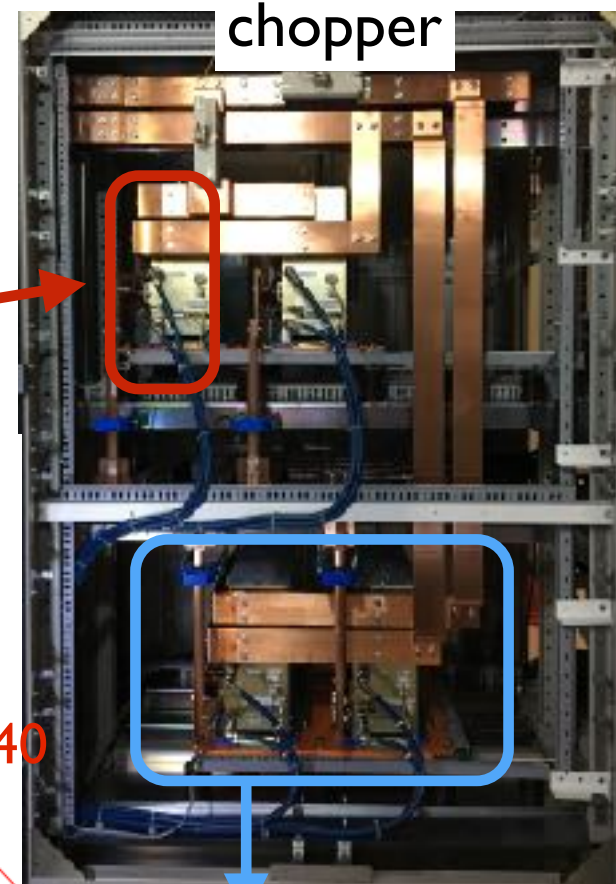
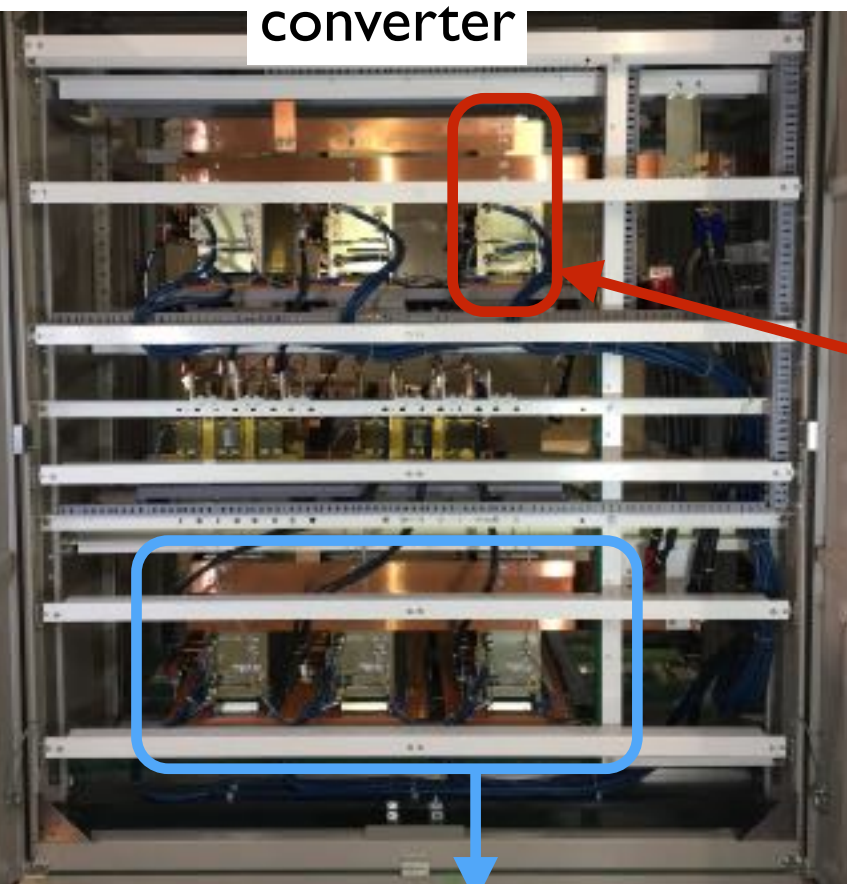
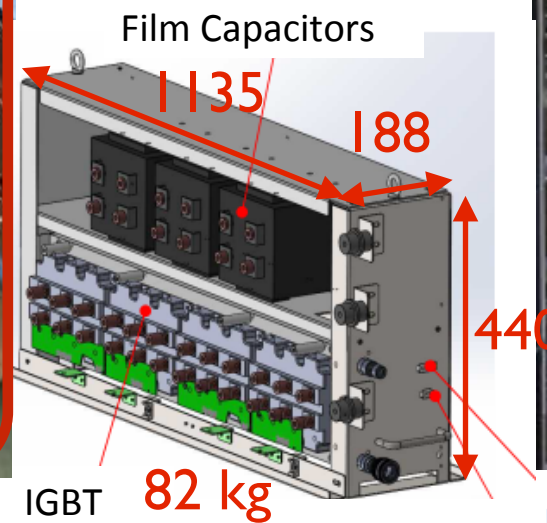
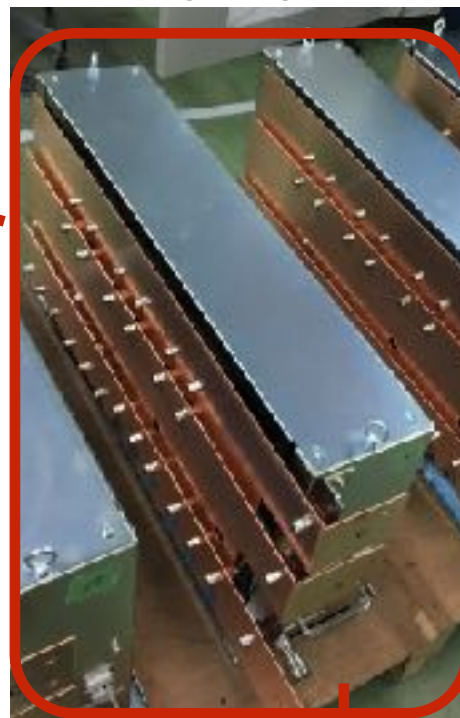
- ◆ BMの1直列分の構成 (BM:
- ◆ 2並列の 3φ AC/DCコンバータ + チョッパ
- ◆ エネルギー貯蔵用コンデンサはなし
 (変換器内の小容量のコンデンサのみ)

パワーユニット

converter

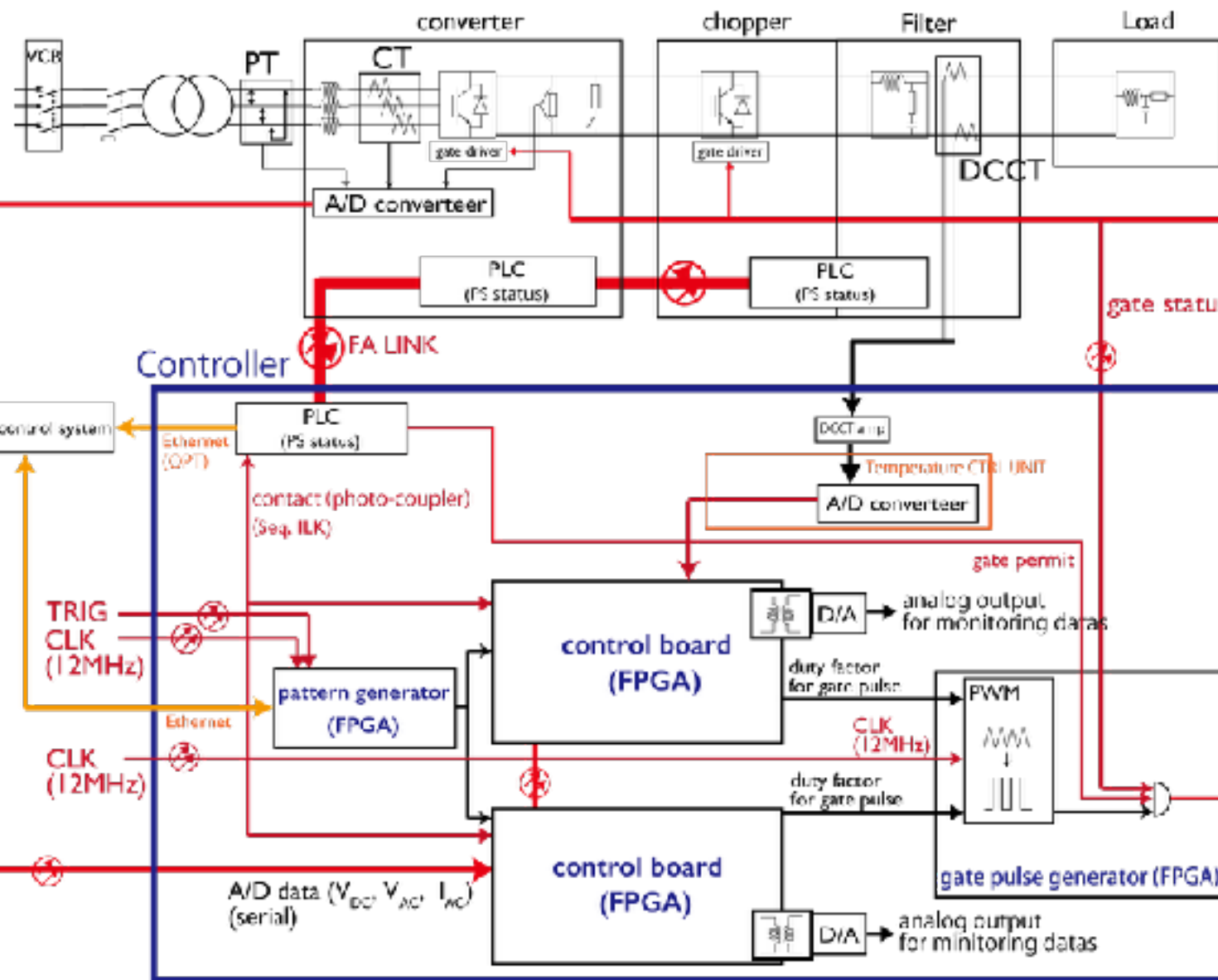
half bridge unit
Rated : 1700 V, 525 A
switching freq. : 1 kHz

chopper



- ◆ 1700 V, 525 A 定格の IGBT ハーフブリッジユニットを開発
- ◆ 変換器をユニットの組み合わせで AC/DC コンバータ・チョッパを構成
 - ▶ IGBT ハーフブリッジユニットは全電源で同じユニットを使用

新電源1号機：QFR用 新電源（制御部構成）



赤線：光ファイバ接続

- ◆ 主回路-制御間を絶縁 → ノイズ低減
- ◆ Full digital FPGA 制御システム
 - モジュール化することで回路構成の変化に柔軟に対応
- ◆ 高速インターロックシステム
 - ✓ 異常 → ゲート閉：10 us以下

出力電流計測
恒温槽 + A/D基板



制御盤

制御基板

PWM基板

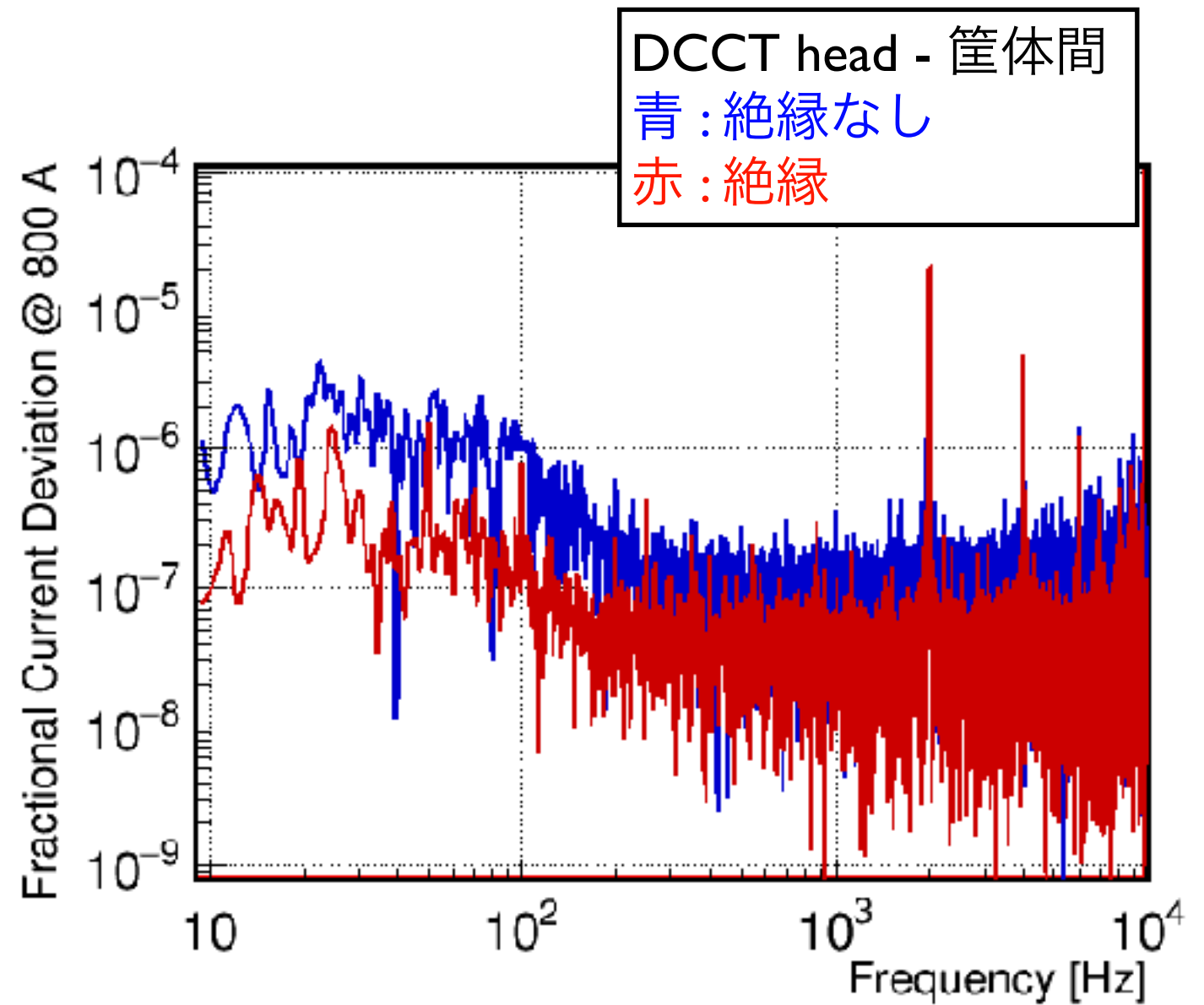
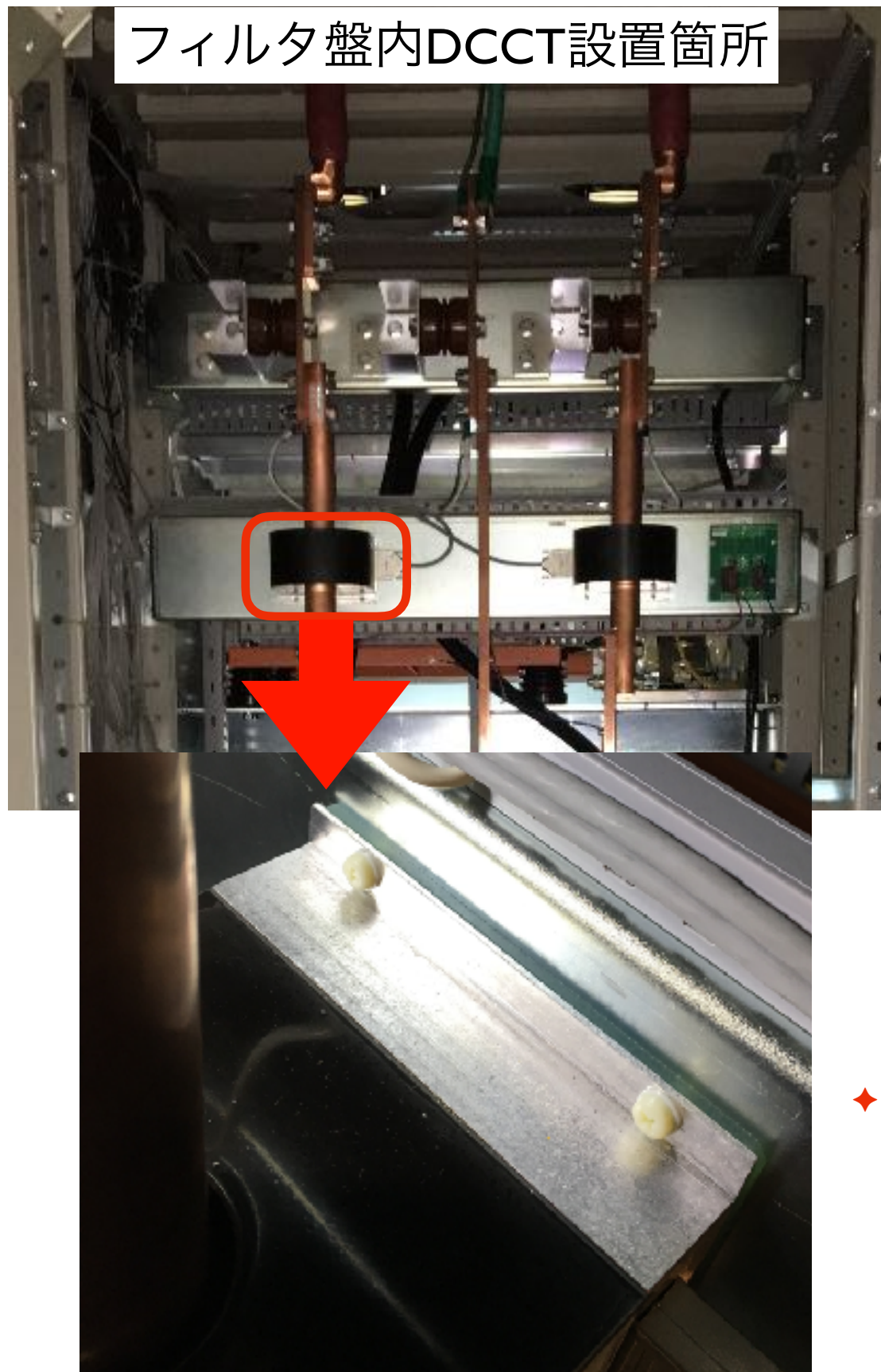
PLC

UPS

A/D基板(主回路内)

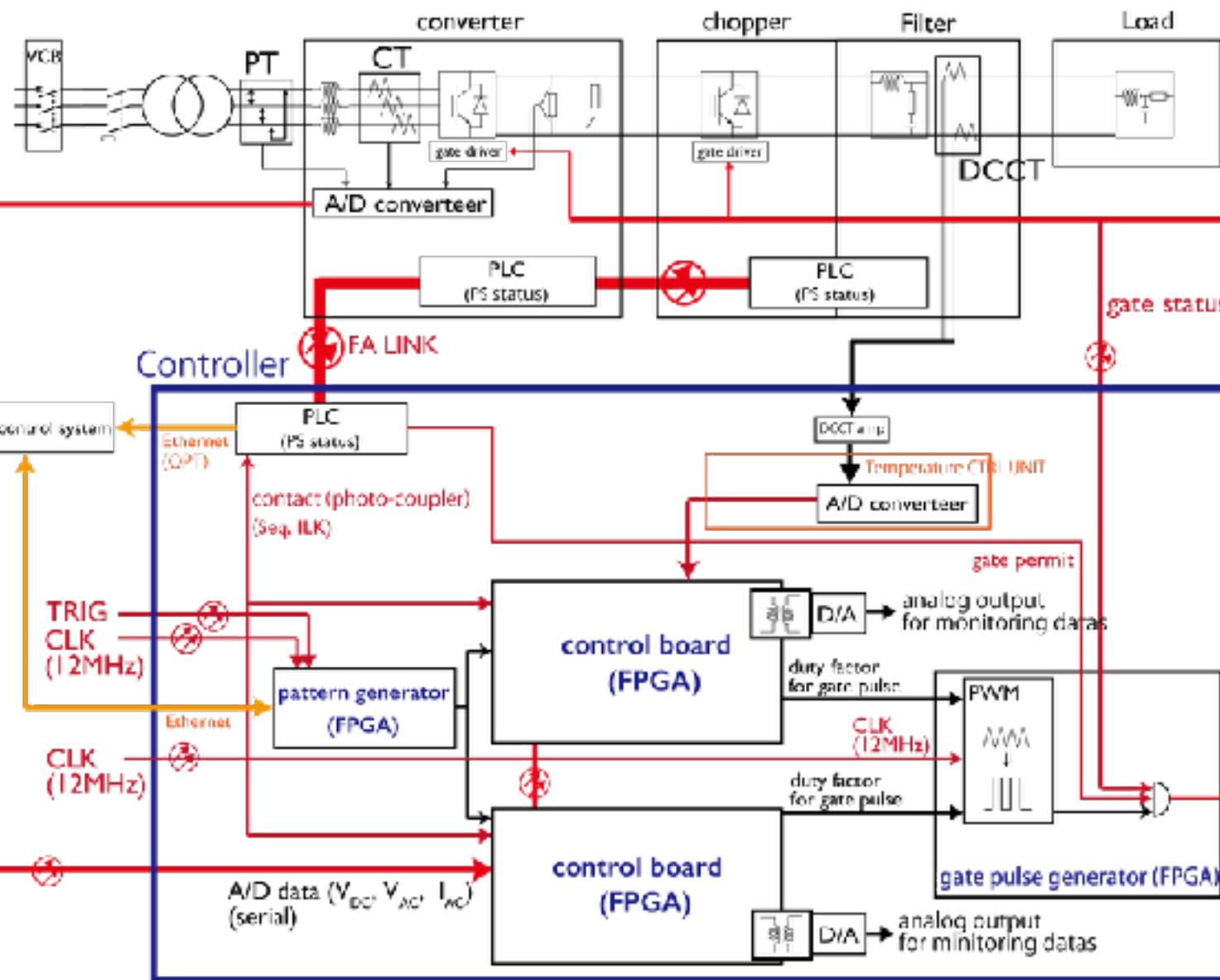


新電源1号機：QFR用 新電源（制御部構成）



- ◆ 主回路-制御間を絶縁
→ 主回路から制御内へまわりこむノイズを抑制

新電源1号機：QFR用 新電源（制御部構成）



赤線：光ファイバ接続

- ◆ 主回路-制御間を絶縁 → ノイズ低減
- ◆ Full FPGA 制御システム
 - モジュール化することで回路構成の変化に柔軟に対応
- ◆ 高速インターロックシステム
 - ✓ 異常 → ゲート閉：10 us以下

出力電流計測
恒温槽 + A/D基板



制御盤

制御基板

PWM基板

PLC

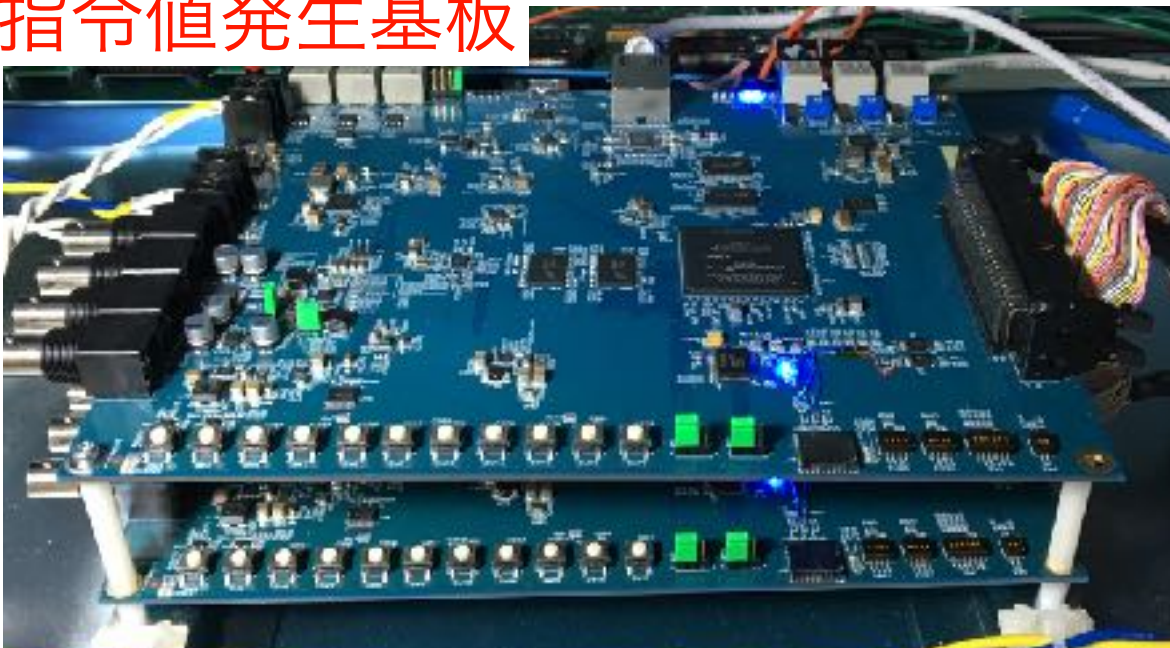
UPS

A/D基板(主回路内)

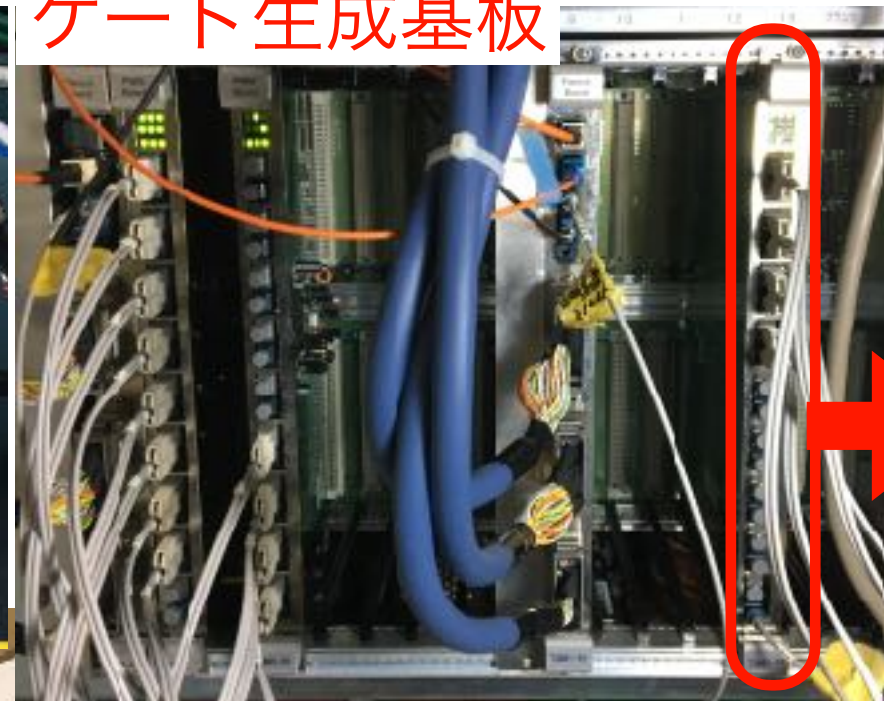


新電源1号機：QFR用 新電源（制御部構成）

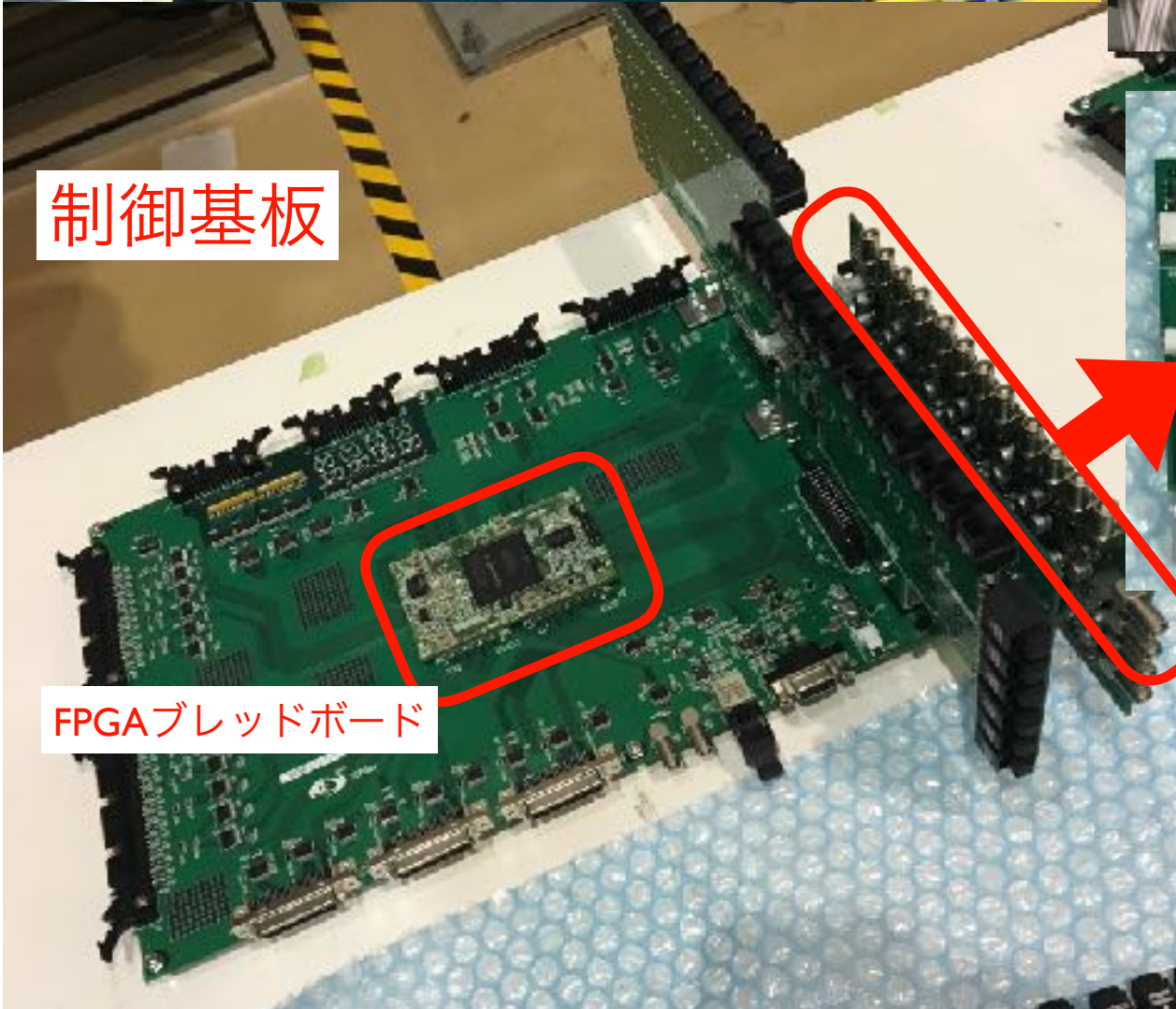
指令値発生基板



ゲート生成基板



制御基板



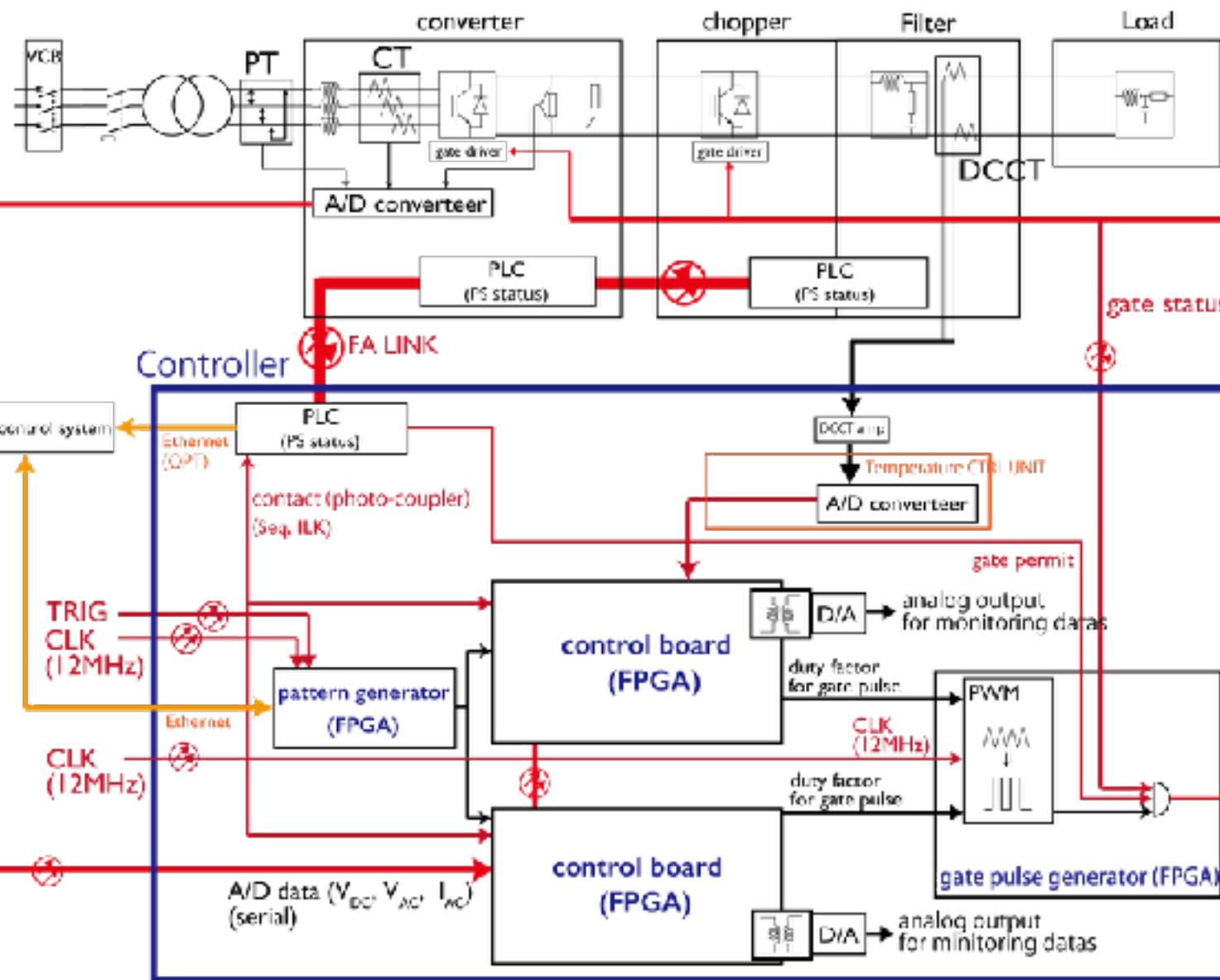
FPGAブレッドボード



制御基板用ドーター (D/A)

- ◆ Full digital FPGA 制御システム
→ モジュール化することで回路構成
の変化や改造/更新に柔軟に対応

新電源1号機：QFR用 新電源（制御部構成）



赤線：光ファイバ接続

- ◆ 主回路-制御間を絶縁 → ノイズ低減
- ◆ Full FPGA 制御システム
 - モジュール化することで回路構成の変化に柔軟に対応
- ◆ 高速インターロックシステム
 - ✓ 異常 → ゲート閉：10 us以下

出力電流計測
恒温槽 + A/D基板



制御盤

制御基板

PWM基板

PLC

UPS

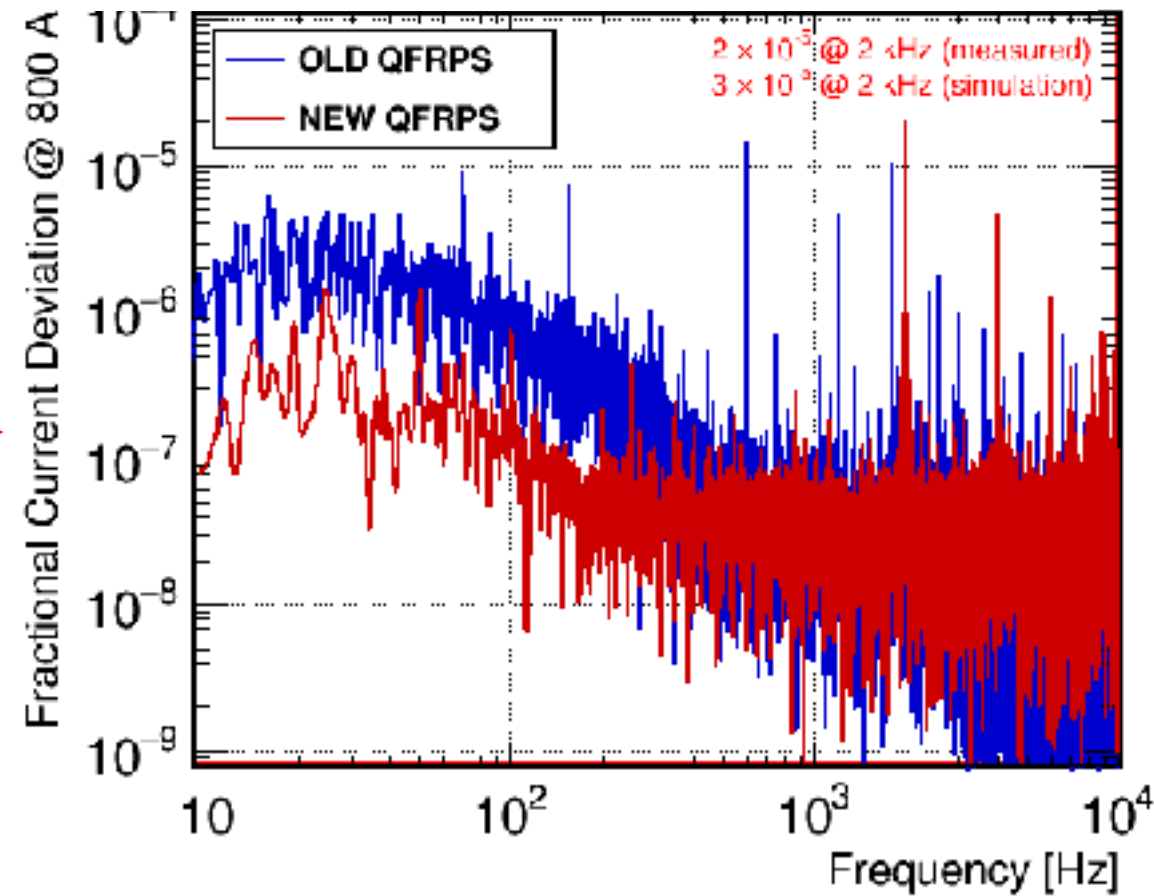
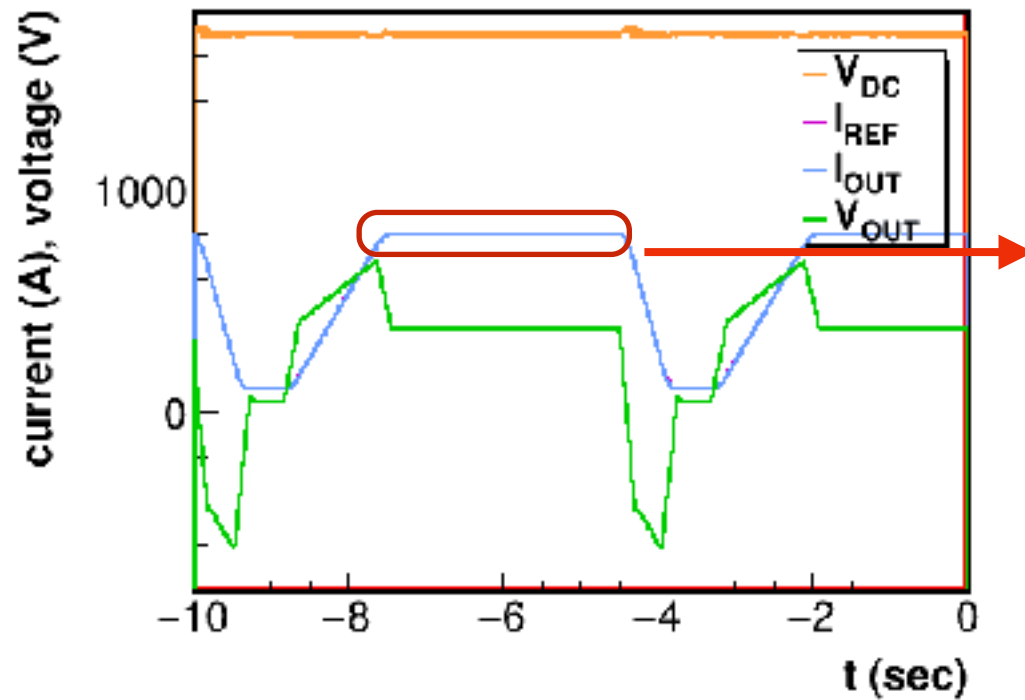
A/D基板(主回路内)



QFR新電源出力特性

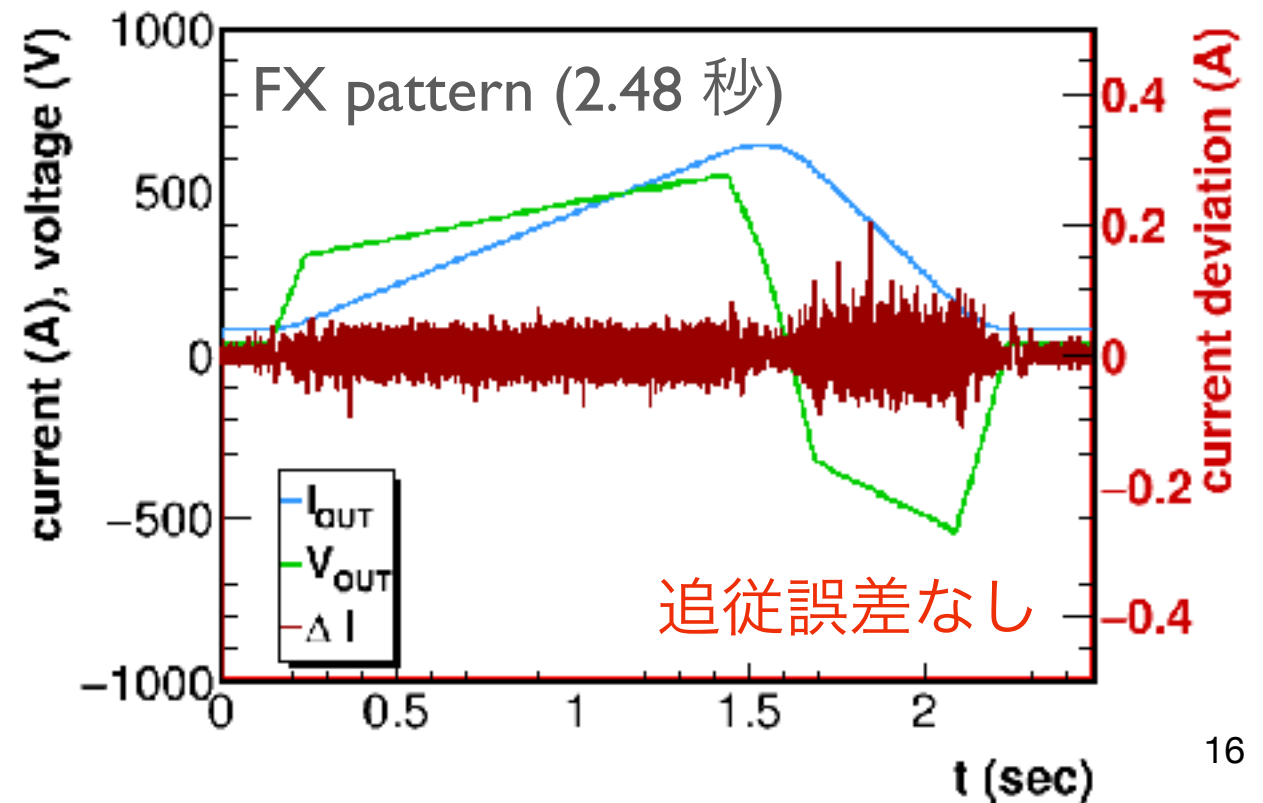
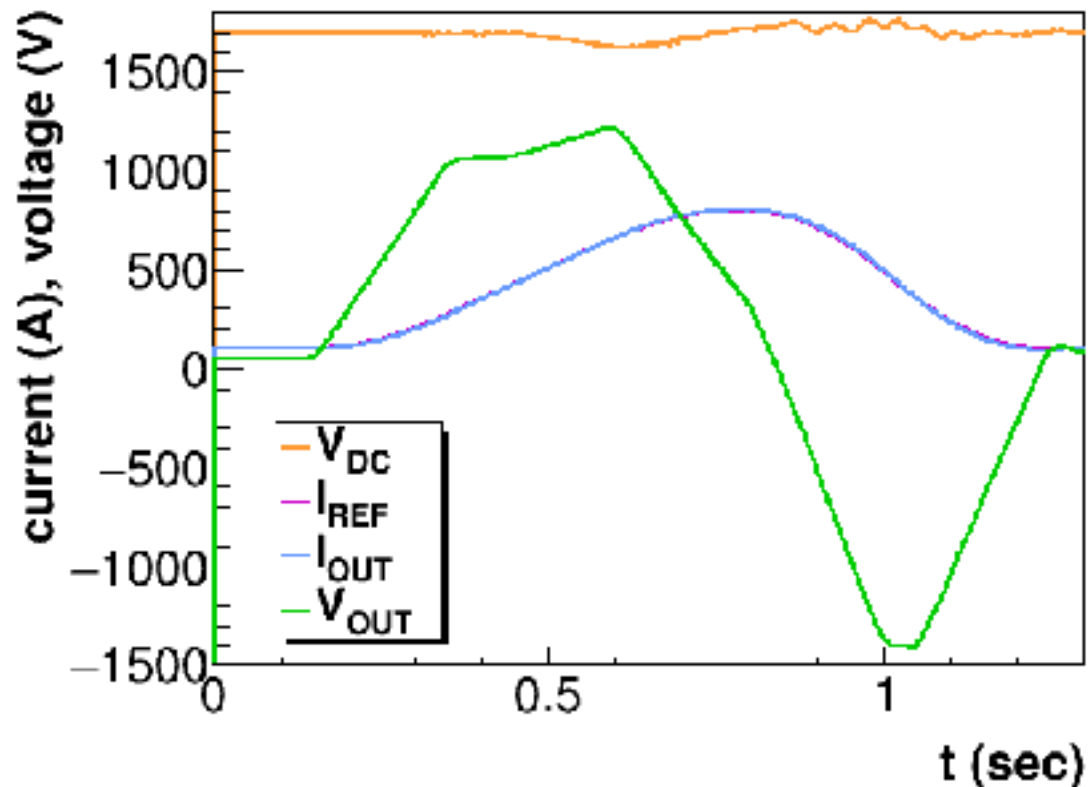
リップル特性 (現行電源との比較)

SX pattern (5.52 秒)



$\Delta I/I \sim 1 \text{ ppm}$
 → 現行電源に比べて約1桁改善

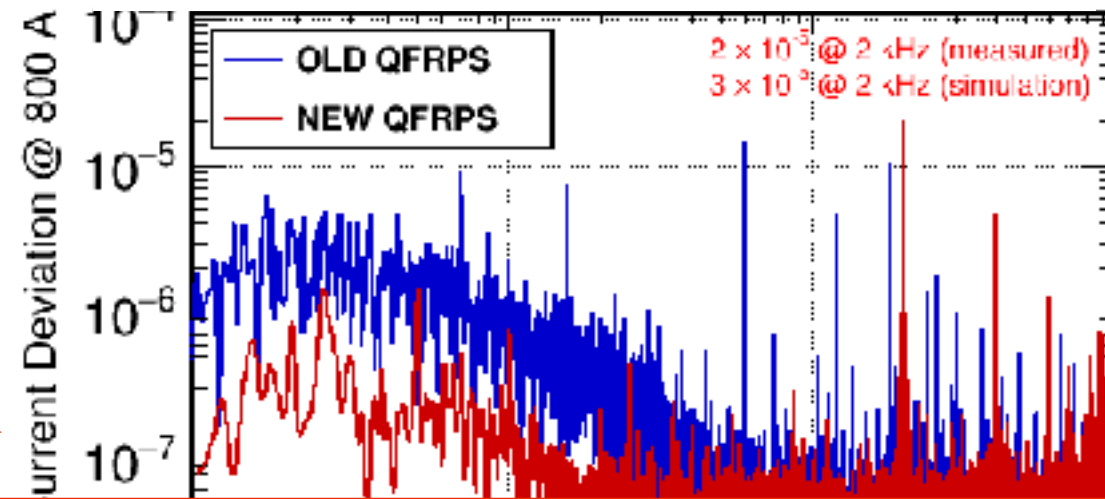
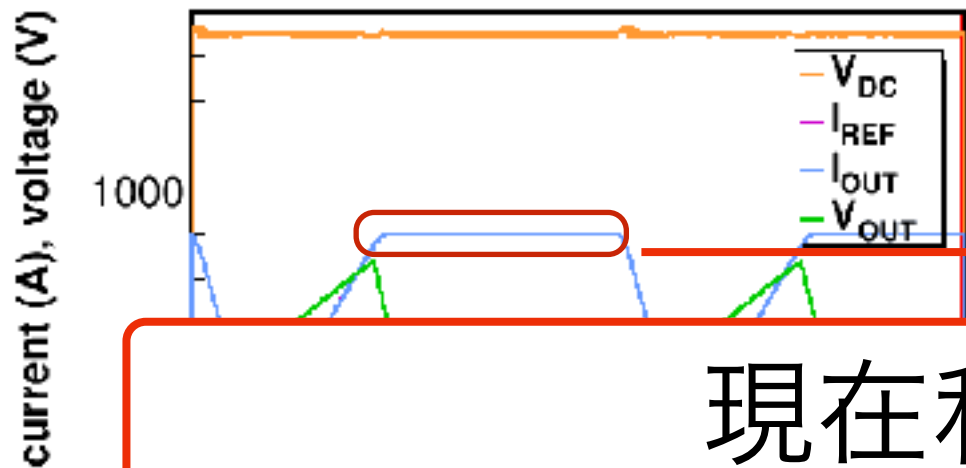
FX pattern (1.3 秒)



QFR新電源出力特性

リップル特性 (現行電源との比較)

SX pattern (5.52 秒)



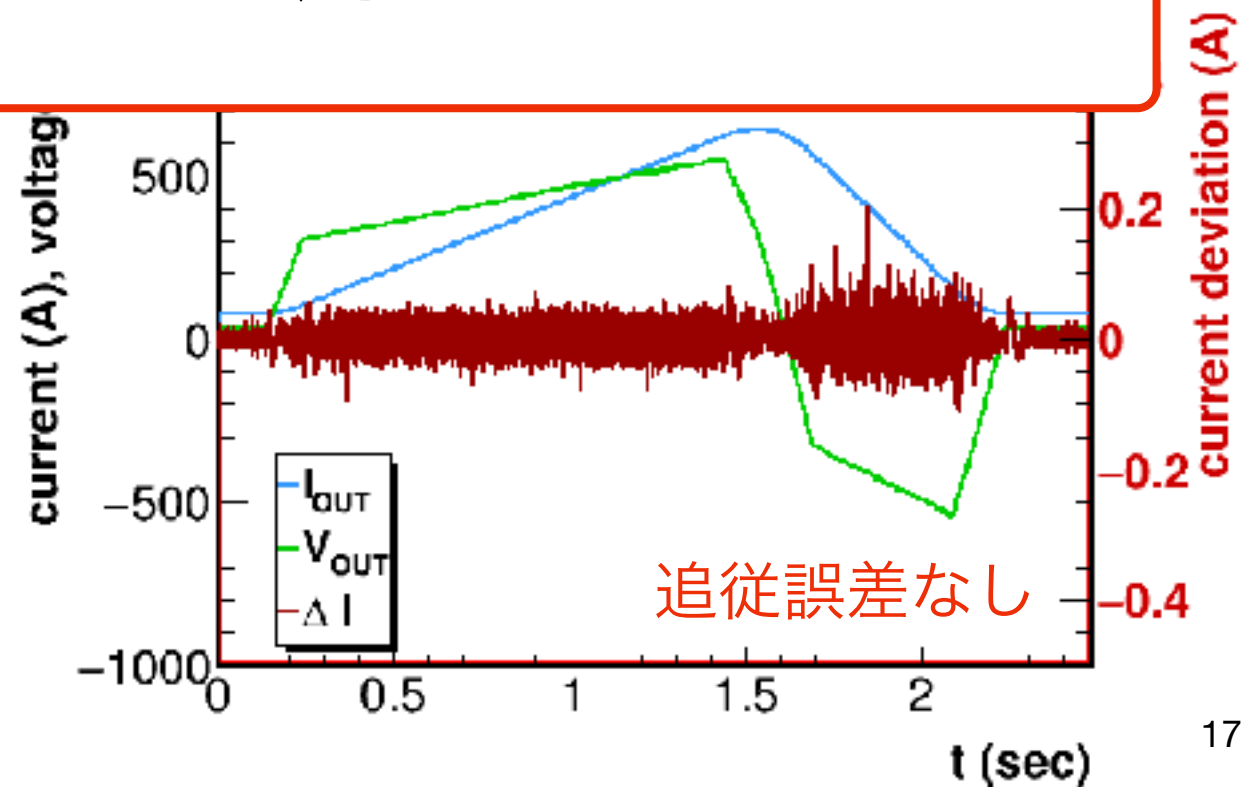
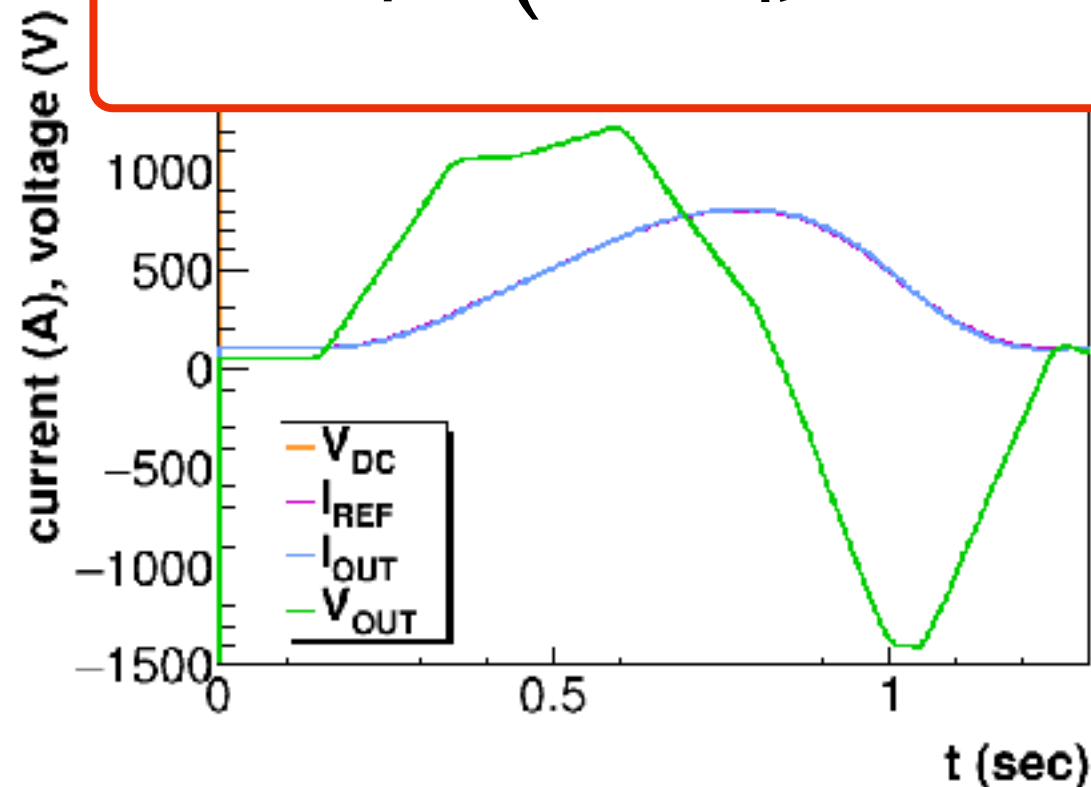
$\Delta I/I \sim 1 \text{ ppm}$
 → 現行電源に比

現在利用運転で活躍中!!

改善

FX運転 (2.48秒パターン) で 5ヶ月 } の安定運転
 SX運転 (5.52秒パターン) で 2ヶ月 }

FX



まとめ

- ◆ J-PARC MRでは, 繰り返し周期を短縮することでビーム強度の増強を計画している
- ◆ 高繰り返し化に伴い主電磁石電源の置き換えが必要
- ◆ メーカーとKEKで分担・協力した開発体制
 - ▶ 担当者の努力・能力が結果に直結
- ◆ 2016年夏に新電源1号機 (QFR用 新電源) を導入
 - ▶ 大きな故障もなく2016年秋-2017年夏の間 利用運転で安定稼動
- ◆ 現在, BM用新電源を製作中
 - ▶ コンデンサバンクを含む主回路, 制御盤の回路/構造設計が終了
 - ▶ 2017年度秋に完成, 秋以降試験を開始する予定
- ◆ 2019年夏以降に1.3秒周期での運転を目指す