

# 高精度の主電磁石電流計測によるリアルタイム光学補正 REAL-TIME OPTICS CORRECTIONS USING PRECISE MEASUREMENT OF THE CURRENT THROUGH MAIN MAGNETS

栗本佳典 \*A)

Yoshinori Kurimoto\* A)

A)High Energy Accelerator Research Organization

## Abstract

J-PARC Main Ring (MR) is a high intensity proton synchrotron which accelerates protons from 3 GeV to 30 GeV. In J-PARC MR, the current ripple of their main magnet power supplies adversely affect the flatness of slowly extracted beams. This is because such magnetic field errors vary the betatron tune, which must be precisely controlled to maintain the stability of the beams. To solve this problem, we have proposed to use the measured output current of the magnet power supplies for the real-time prediction of such betatron tune error. This method can realize the real-time correction of the betatron tune error. For this purpose, we installed the analog-to-digital converter boards and FPGA boards near each power supply and connected them to each other so that the measured currents of our several power supplies can be digitized, gathered and finally converted into the betatron tune error. In this paper, we describe the details of not only the electronics and these connection but also the experimental result using the system.

## 1. はじめに

主電磁石電源の出力電流精度は加速器の性能の維持に非常に重要な項目である。一方で、シンクロトロン加速器のように主電磁石を急峻に励磁するような場合、その主電磁石電源は電流だけでなく電圧定格も大きなものとなり、出力電流精度を維持するのが難しくなってくる。大強度陽子シンクロトロン J-PARC Main Ring (MR) では、より出力精度の良い主電磁石電源の研究開発および導入が精力的に進められている [1][2][3] ことに加えて、現行のビーム運転においても共鳴補正 [4] や、加速中の各時刻による光学測定および補正 [5] を積極的に行ってきた。後者の研究活動は特に速い取り出しの利用運転強度 470 kW 達成に多大なる貢献をした。しかしながら、遅い取り出しのビーム平坦度に関しては、依然として主電磁石電源の出力電流リップルによる性能低下が十分に改善されていないのが現状である。そこで、各主電磁石電源の電流リップルをリアルタイムで光学パラメタ（ベータトロンチューン）のずれに変換する装置とそれを使った光学補正を提案し、その役割を担う電子回路を J-PARC MR に設置し疑似信号による試験を行った。

## 2. 主電磁石電流計測によるリアルタイム光学補正

遅い取り出しビームの平坦性は非常に重要である。なぜなら平坦性が悪いと多数の粒子が短時間内に局在し検出器のデータ取得能力を超え実験の効率を下げるからである。J-PARC MR ではベータトロンチューンを共鳴条件に近づけビームサイズを大きくし、エミッタンスの大きい粒子から徐々に取り出す手法で遅い取り出しを実現している。ベータトロンチューンとはリング内の収束力の分布で決まる横方向振動（ベータトロン振動）のリング一周あたりの振動数のことである。ここでは

ベータトロンチューンの制御が非常に重要になってくるが、主電磁石磁場に大きなリップルがあるとベータトロンチューンが変動するので取り出しビームに濃淡ができてしまう。J-PARCMR では、取り出しビーム強度の補正電磁石を使ったスプリフィールドバックや高周波 RF 電場の印加などの手法がよい効果を挙げているが、主電磁石のリップルが  $10^{-4}$  と大きいと、平坦度  $\frac{\langle I(t) \rangle^2}{\langle I^2(t) \rangle}$  ( $I(t)$  はビーム電流) は 0.5 程度と完全平坦時 1.0 に比べて非常に悪い。しかしながら、直接ベータトロンチューンを測定するにはビームを蹴るの必要があり、これによりビーム損失が増える。したがって、1 ショットの測定は可能であるが測定と同時に連続運転を行うことはできない。

そこで、私は Figure 1 のように偏向および四極電磁石の電流からベータトロンチューンの補正量を高速かつリアルタイムで計算する方式を提案する。これが可能になれば、その補正量を補正四極電磁石にフィードフォワードすることで直接ベータトロンチューンが補正できる。この方式の根拠は、ベータトロンチューン変動

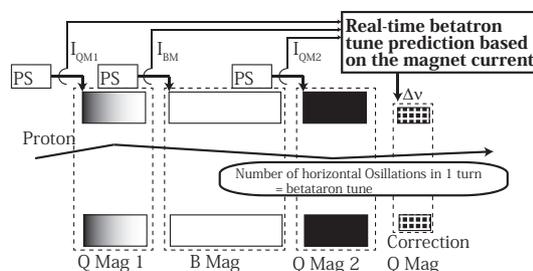


Figure 1: The overview of the proposed method.

が光学モデル計算により主電磁石の電流からある程度予測できること (Figure 2) および高速の FPGA に並列計算を実装すればリアルタイムでかつ高速 (リップルの

\* kurimoto@post.j-parc.jp

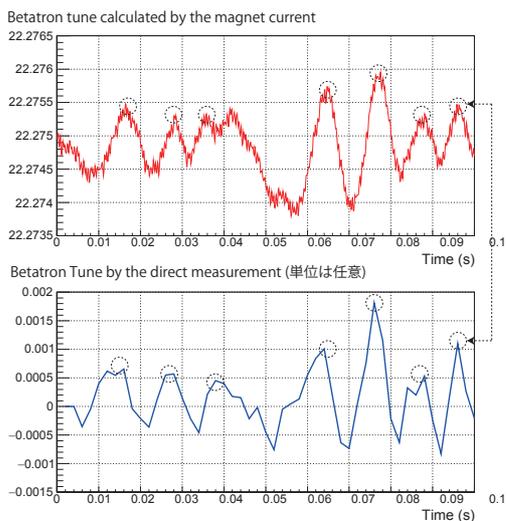


Figure 2: The betatron tune calculated based on the current deviation (the upper figure) is compared with the direct measurement (the lower figure).

周期より十分短時間で)に光学モデル計算ができることである。

### 3. J-PARC MRの主電磁石電源の出力電流リップル

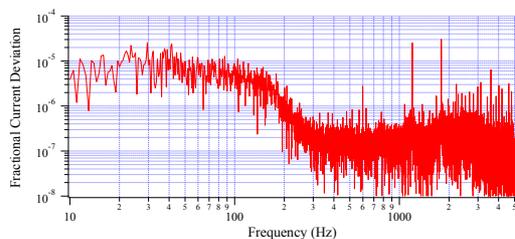


Figure 3: The FFT of the current deviation of the bending magnet power supply in J-PARC MR.

Figure 3にJ-PARC MRの偏向電磁石電源の出力電流偏差のFFTを示す。この図から分かるように電流リップルの主な成分は600 Hz, 1200 Hz等のスイッチング周波数成分と100 Hz以下の周波数成分とがある。スイッチング周波数成分は現在進めている新主電磁石電源では2 kHz以上になり、その周波数領域ではダクト等に発生する渦電流により、電流リップルに比べて磁場リップルは1/10以下になることが分かっている。一方、100 Hz以下はフィードバック制御やフィルタ定数の周波数特性が見える分布になっているが、シミュレーションでは今のところ再現していない。シミュレーションで再現できない電流偏差の原因としては、計測へノイズ混入、交流系統の変動およびコモンモードの影響などがあげられるが、いずれにしても新主電磁石電源でも起こり得ることを想定する必要がある。このことから、

提案しているリアルタイムでのベータトロンチューン補正量計算が有効であるべき周波数帯域は100 Hz以下といえる。

## 4. J-PARC MRにおけるセットアップ

### 4.1 全体像

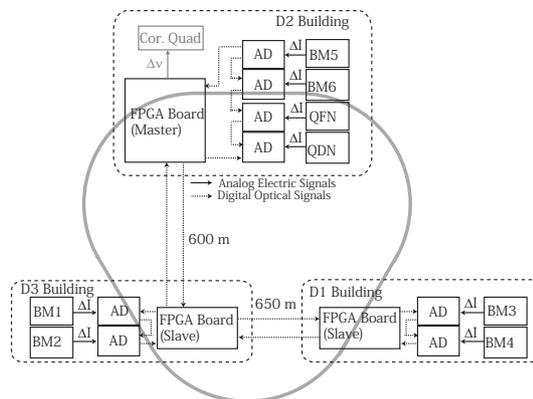


Figure 4: The setup of the proposed real-time optics correction system. The actual correction using the correction magnet is not yet done.

J-PARC MRでは主電源は三つの建屋に設置されており、また、補正四極電源は1つの建屋のみにあるので、必要な電源の電流偏差データをその建屋に長距離伝送する必要がある。そのためAD変換回路で電流偏差をデジタル化し光通信で情報を送信する。建屋間の距離は数百メートルであり、電源棟間の光ファイバ信号伝達時間は10  $\mu$ s以下と、補正対象の周波数(100 Hz以下)の時間スケールより十分小さく問題にならない。Figure 4に実際のセットアップを示す。使用する電源はすべての偏向電磁石電源(BM1からBM6の計六台)および二台の四極電磁石電源(QFNおよびQDN)であり、各電源に専用のADボードを設置し、それぞれの電源棟に設置されたFPGAボードにデジタル値を送信する。これらのFPGAボードは電源棟間のデータ転送を担当する。電源棟間の既設の光ファイバはすべて第三電源棟経由で第一電源棟および第二電源棟に敷設されているのに対して、補正四極電源は第二電源棟に設置されているため第一電源棟のデータは一度第三電源棟を経由する必要がある。

### 4.2 FPGA ボード

本FPGAボードはJ-PARC MRで汎用的に利用できる基板として開発したもので、詳細は[6]で報告している。FPGAボードのブロック図および写真をそれぞれFigure 5とFigure 6に示した。本ボードの高度機能ICとして、プロセッサ、メモリコントローラ、周辺機器(イーサネット、シリアルポートなど)とFPGAが一つに統合されたSystem-on-chip (SoC) FPGAを採用した。本ボードは多目的の多数のデジタルIOポートと4chのアナログ出力を搭載し、個々のSoC FPGAの設定はSDカードもしくはオンボードフラッシュメモリからロー

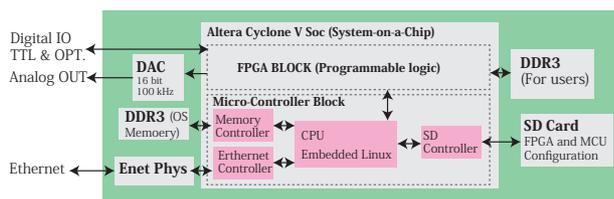


Figure 5: Conceptual block diagram of the developed FPGA board.

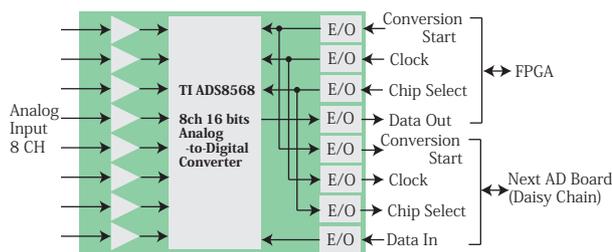


Figure 7: Conceptual block diagram of the developed AD board.

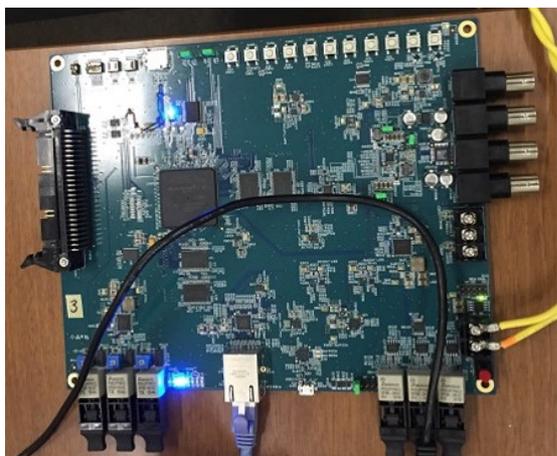


Figure 6: Picture of the developed board.



Figure 8: Picture of the AD board.

ドされる。また、一つのギガビットイーサネットポートも搭載しており、ネットワーク経由でのコミュニケーションも可能である。

#### 4.3 AD ボード

現行の主電磁石電源はデジタル制御を採用しているが、フィードバック用の電流偏差まではアナログ演算を行っており、このアナログ電流偏差信号を AD 変換して光学補正に利用する。AD ボードのブロック図および写真をそれぞれ Figure 7 と Figure 8 に示した。本 AD ボードは J-PARC MR の新主電磁石電源用 AC/DC コンバータの三相交流および直流電圧の制御用に開発した AD ボードで、AD チップ (TI ADS8568) の分解能とチャンネル数はそれぞれ 16 ビットと 8 である。AD チップ自身のデジタル出力はシリアルとパラレル両方の形式で出力可能であるが、信号線を減らすため本ボードではシリアル出力のみが可能である。また、アナログ部にノイズを伝搬させないためデジタル入出力ポートはすべて光信号とした。さらに、AD チップ自身の持つ Daisy Chain による複数 AD チップ接続機能は本ボードでも使用可能で、実際に新主電磁石電源と本装置ともに Daisy Chain 機能を使用している。本装置では仕様の 100Hz の帯域に対して十分大きな 10 kHz で電流偏差信号をサンプリングする。

## 5. 疑似信号による実験

### 5.1 実験セットアップ

実験では Figure 9 で示すように、電流偏差信号の代わりに Function Generator を用いた。各電流偏差データが遅延なく取得できることを確かめるため、設定を Burst mode にし J-PARC MR の運転サイクルのスタート信号とトリガー信号とした。波形は振幅 1 V、周波数 150 Hz の sin 波で、トリガー時に位相 0 rad からスタートする。また、同様に D2 電源棟でのデータ取得のタイミングも上記のスタート信号とした。

### 5.2 電流偏差信号の線形結合

一般的にベータatron チューンのエラー  $\Delta Q$  は、一次の摂動では以下のように各磁石のエラーの線形結合で記述できる。

$$\begin{aligned} \Delta Q &= \Delta Q_{BM} + \Delta Q_{QM} \\ &= \frac{L_{SM}}{8\pi \sin \pi Q} \sum_i^{BM} \sum_j^{SM} \Delta \theta_{BM,i} K_{2,j} \\ &\quad \times \beta_j^{\frac{3}{2}} \beta_i^{\frac{1}{2}} \cos(-\pi Q + |\phi_i - \phi_j|) \\ &\quad + \frac{1}{4} \sum_i^{QM} \beta_i \Delta K_{1,i} L_{QM,i} \end{aligned}$$

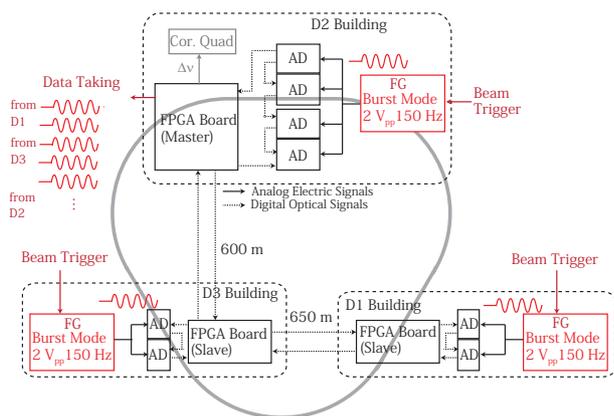


Figure 9: The experimental setup using dummy signal.

ここで、右辺第一項 ( $\Delta Q_{BM}$ ) が偏向電磁石、第二項 ( $\Delta Q_{QM}$ ) が四極電磁石のエラーによるベータatronチューンのずれである。 $\Delta\theta_{BM,i}$  は偏向電磁石  $i$  の蹴り角のエラー、 $\beta_i$  および  $\phi_i$  はインデックス  $i$  で示される位置のベータ関数およびベータatron位相を示す。前者の偏向電磁石のエラーは、まずそれにより六極電磁石中の中心軌道がずれ、その場合六極磁場に収束 (発散) の項ができるので、結果的にベータatronチューンのずれの原因となる。したがって  $L_{SM}$  と  $K_{2,j}$  はそれぞれ六極電磁石の長さ [m] と六極磁場の強さ [ $T/m^2$ ] を表す。一方、四極電磁石はエラー ( $\Delta K_{1,i}$  [ $T/m$ ]) はそれぞれ自身が直接ベータatronチューンをずらす。 $L_{QM,i}$  [m] は四極電磁石の長さである。D2 電源棟の FPGA ボードでは固定小数点の任意の係数で 8 つの電流偏差の線形結合が計算できるように firmware を実装した。この実験では効果がよく見えるように全ての係数を 1 とした。

### 5.3 実験結果

Figure 10 の上の二つと下の左側に D2 電源棟で取得した各電源棟からのダミーデータを示した。トリガー信号のタイミングが  $t = 0$  である。すべての電源棟からのデータが顕著に遅れることなく取得できていることから、装置に要求性能 100 Hz の帯域があることは明らかだが、定量的に各電源棟のデータごとに一個めのピーク値の時刻を調べてみると、D1 電源棟と D3 電源棟からのデータが  $t = 1.7 \text{ ms}$  で D2 電源棟のデータが  $t = 1.8 \text{ ms}$  であった。これは、1 サンプル (100  $\mu\text{s}$  = 1/10 kHz) 分のずれに相当し、装置に要求される帯域 100 Hz に比べて十分小さい時間スケールである。また、Figure 10 の右下の図は係数を 1 にした線形結合計算出力である。振幅が 8 倍になっており firmware の実装がうまくいっていることを示している。

## 6. まとめと今後

J-PARC MR では電磁石電源の出力電流リップルにより遅い取り出しビーム平坦性を悪くしている。そこで、私は偏向および四極電磁石の電流からベータatronチューンの補正量を高速かつリアルタイムで計算する装置を提案し、そこに使われる電子回路として J-PARC MR 新電源用に開発設計した AD ボードおよび FPGA ボードを採用した。本装置をベータatronチューンの補正に使用する場合、装置の帯域は 100 Hz まで必要であるが、疑似信号を用いた実験により十分にその要求を満たすことが示された。2017 年秋以降に、実際に各電源の電流偏差信号を AD ボードに入力してリアルタイムで再構成されたベータatronチューンと直接測定したベータatronチューンとの比較をビーム試験で行う。その試験によりベータatronチューンの再構成がリアルタイムで可能なことを示したのち、補正四極電磁石を使った補正に挑戦する予定である。

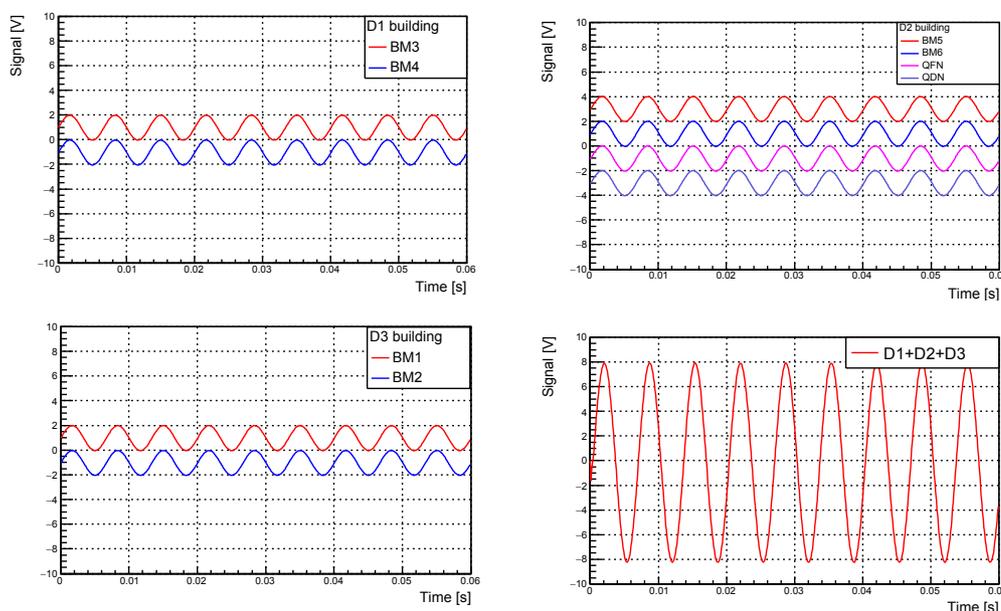


Figure 10: Eight dummy signals from the D1, D2 and D3 buildings and the summation of all signals. These are all detected and calculated on the FPGA board at the D2 building.

## 謝辞

本研究では、AD ボードの前段に設置するノイズ除去用絶縁アンプ基板のパターン設計してれた内藤大地博士、データをネットワーク経由でモニタする GUI のデバックの手助けをしてくれた下川哲司博士、AD ボードと絶縁アンプの配線作業を引き受けていただいたユニバーサルエンジニアリングの佐川隆さんの三名に特に感謝の意を表します。

## 参考文献

- [1] T. Shimogawa *et al.*, First new power supply of main magnet for J-PARC main ring upgrade, in: Proceedings of the 14th Annual Meeting of Particle Accelerator Society of Japan, Hokkaido, Japan, 2017.
- [2] Y. Morita *et al.*, Development of capacitor bank of J-PARC MR main magnet power supply for high repetition rate operation, in: Proceedings of the 14th Annual Meeting of Particle Accelerator Society of Japan, Hokkaido, Japan, 2017.
- [3] M. Yuichi *et al.*, Stability test for power converters in high-powered operations for J-PARC MR main magnets, Nuclear Instruments and Methods in Physics Research A(in press). doi:10.1016/j.nima.2017.07.026.
- [4] S. Igarashi *et al.*, THIRD ORDER RESONANCE CORRECTION IN J-PARC MR, in: Proceedings of the 12th Annual Meeting of Particle Accelerator Society of Japan, Tsuruga, Japan, 2015, pp. 437–440.
- [5] Y. Kurimoto, K. Nakamura, Development and applications of a multi-purpose digital controller with a System-on-Chip FPGA for accelerators, Nuclear Instruments and Methods in Physics Research A 840 (2016) 160–167. doi:10.1016/j.nima.2016.10.009.
- [6] Y. Kurimoto, A High Precision Power Supply For Fast Pulse Current with a Digital Control System, IEEE Transactions on Applied Superconductivity(in press). doi:10.1109/TASC.2016.2521443.