

超伝導加速管の非破壊検査装置開発

DEVELOPMENT OF NONDESTRUCTIVE INSPECTION DEVICE FOR SUPERCONDUCTING CAVITY

頓宮 拓[#], 岩下 芳久

Hiromu Tongu[#], Yoshihisa Iwashita

ICR, Kyoto University

Abstract

The search for local defects by X-ray and heat generation detection as a non-destructive inspection (mapping system) for superconducting (SC) cavities has proven useful in the operational experiments in vertical tests of the SC cavities. In the amplifier circuit using the CD 4069 CMOS inverter IC for the mapping system circuit, problems such as the offset voltage drift due to the temperature dependence characteristics have been observed, and alternative circuits are being sought. In this experiment, the temperature characteristics of several amplifier ICs under liquid helium environment were measured. Among the devices, we found that NJU77552 CMOS op-amp IC works at the cryogenic temperature. The measurement results are presented.

1. はじめに

超伝導加速空胴の研究開発において超低温環境での非破壊検査は不可欠であり、加速空胴の大量製造ではコスト、労力ともに効率的な欠陥検査プロセスが重要となる。

超伝導空胴の性能劣化の主因は空胴内面に存在する局所的な欠陥などで生じる温度上昇による超伝導状態の破壊(クエンチ)、内面の突起や微小ダストから生じるフィールドエミッション(電界放出)によるQ値劣化またそれによる温度上昇である。これらは製造プロセスにおける局所研磨や電解研磨等のトリートメントによって性能の回復を図ることが可能であるが、数 $10\mu\text{m}$ 程度のダストは空胴組立時など混入の危険性が最終組立まで存在し、完全な除去は困難と考えられる。特にフィールドエミッションは欠陥による局所的な温度上昇が起こるよりも低い電界でも発生し性能を低下させるため、ダスト混入によるフィールドエミッションの結果として発生するX線を確認することが加速空胴の性能検査において有効となる。

京都大学では高エネルギー加速器研究機構(KEK)との共同研究で超伝導加速空胴の非破壊検査装置の開発を行ってきた。超伝導下のRF入力による加速空胴性能試験(縦測定)において空胴外表面に設置したセンサーによるX線および発熱箇所の検出による局所的な欠陥の探索は有効な非破壊検査方法であり、他研究施設でも運用されている。我々が開発を進めているマッピングシステムはX線、温度の各センサーを同じシステムに組み込み、検査時のシステムの簡便化による作業効率向上を実現している。各センサー出力の信号多重化および高速スキャンによるリアルタイムモニタリング、および、各センサー基板のデジタイゼーション接続によるクライオスタット外への信号線数の削減が特徴である[1]。さら

にそれらの特徴を活かした大量のセンサーを使用した高分解能を実現している。このマッピングシステムを用いた欠陥探索装置の試作の検査装置(Fig. 1)はKEKとJefferson Lab(JLab)での超伝導加速管の縦測定において行った運用テストで非破壊検査装置として十分な結果を得ることができた[2]。このマッピングシステムの実現には超低温環境(液体ヘリウム中)にアンプ回路等を設置することが不可欠であり、非破壊検査装置の開発はセンサーの選定[3]や構造設計と同時に超低温環境での電子回路素子の特性テストから行ってきた。

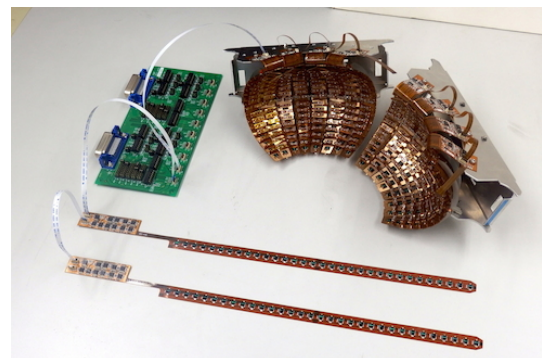


Figure 1: Latest version of FPC assemblies for the XT-map (Ver. 4) and the stiffener-X-map (Ver. 2). These have sensors, amplifiers and multiplexers on FPC sheets (polyimide film with several layers).

2. マッピングシステム

Figure 2 に示すように発熱箇所検出システム(T-map)とX線(X-map)システムは同じセンサー基板上に実装することが可能であり、このマッピング回路基板(XT-map)は2種類の複合回路を備えている。測定回路はポリイミドフィルムベースのフレキシブルプリント基板(FPC)上に各センサー、ア

[#]tonguu@kyticr.kuicr.koto-u.ac.jp

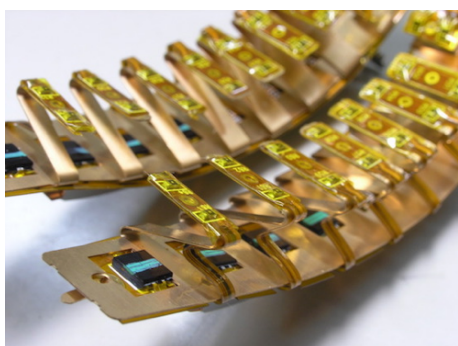


Figure 2: The XT-map assemblies. It is comprised of the double-leaf-shaped Flexible Printed Circuits films (polyimide film with several layers), the phosphor bronze sheets with spring functions and a fixing device for SC-cavity.

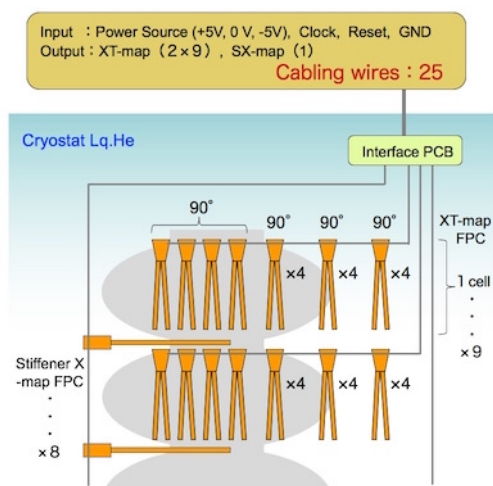


Figure 3: The inter-connection for the XT-map system and Stiffener-X-map in the schematic design.

ンプ回路、マルチプレクサ回路で構成され、センサーの選定は性能やコスト、パッケージサイズ等を考慮し、T-map センサーには酸化ルテニウムチップ抵抗 (ROHM KTR03)、X-map センサーは PIN フォトダイオード (OSRAM BPW34FS R18R) を採用した[4]。XT-map は加速空洞 1 セルあたり 4 分割 ($90^\circ \times 4$) された基板で構成され、センサーは空洞外壁の固定、アンプ回路等はアイリス部の付近に設置される。stiffener-X-map は X 線検出に特化した形状のセンサー基板を使用し、アイリス部のスティフナーリング内側に設置する[3]。これは空洞補強用のスティフナーリング通過による X 線強度減衰の影響を避けるためであり、このマッピングシステムの特徴であるフレキシブル基板、小型センサのメリットを活用している。Figure 1 および Fig. 2 の試作機は国際リニアコライダー (ILC) 計画の 9 セル空洞をターゲットとして製作しており、欠陥検査の 1 スキャンは 1sec 以下 (1ch サンプルング時間は T-map : 約 1msec, X-map : 約 2msec) で運用できるよう設計されている。また、XT-map と stiffener-X-map は独立した出力信号ラインをもっているため、個々

の運用も可能である。Figure 3 にシステム全体の構成を示す。

3. アンプ回路

試作機の信号出力ラインには低温環境で動作確認ができていない CD4069 CMOS インバータ素子を用いたアンプ回路を使用している。過去の運用実験で出力信号が飽和する事象が発生し、CD4069 のオフセット電圧が温度の影響を受けることを確認している。Figure 4 は入力と出力を直結した状態で測った消費電流であるが、実用的な駆動電圧において低温ほど大きくなる(液体 He 環境では室温比で約 2 倍)傾向があり、またその大きさも小さくはない。オフセット電圧の温度依存性は p-ch と n-ch の MOSFET の極低温下での特性の違いが原因と考えられる。Figure 5 に CD4069 のオフセット電圧実測した温度特性の結果を示す。

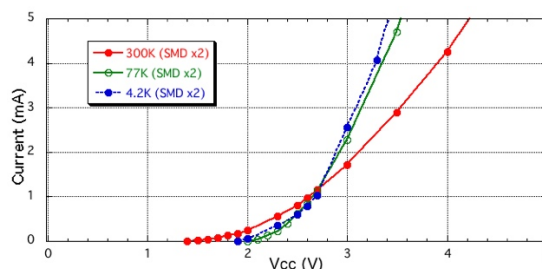


Figure 4: The current consumption of CD4069 CMOS inverter IC. The consumption current tends to increase as the temperature decreases.

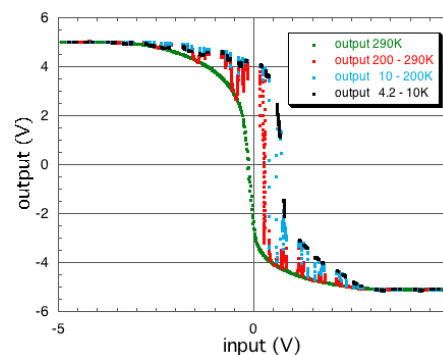


Figure 5: The temperature dependence characteristics of CD4069 CMOS inverter IC. At low temperature, the output offset voltage drifts to the positive voltage side.

現状では電源の正負電圧のバランスの調整を行うことによりオフセットを補正し、飽和現象を回避しているが、これはダイナミックレンジを減少させる。実際のマッピングシステム運用に問題は無く、KEK や JLab での縦測定において十分な結果を得ている。しかしながら過去の測定で極低温環境 (2K) において加速空洞の局所発熱箇所は 10K 程度まで温度上昇が確認されており、この温度上昇がアンプ回路に影響を与える可能性は不明である。また、現状のマッピングシステムにおいてアンプの駆動電源は他の回路電源とは独立して調整ができるようになっている

が、調整が煩雑となるきらいもあり、ダイナミックレンジの減少も考慮すると、アンプ回路の改善が必要とされる。

4. アンプ素子の低温特性

既に、ICL7611 が極低温で動作可能なことが報告されている[4, 5]。しかし、これは極低温下で一旦電源電圧を定格以上に上げて自己発熱させ、動作可能状態になった後、少し戻して運用する必要がある。そこで、我々の場合、CD4069 に代わる CMOS アンプ素子を探索するため手持ちと動作可能性のある 4 種類ほどの候補素子を液体ヘリウム環境 (4.2K) でゲイン 1 のバッファ接続でテストした結果、NJU77552 CMOS オペアンプ (新日本無線株式会社 New JRC) の動作確認ができた。Figure 6 に実測した温度特性の結果を示す。NJU77552 のオフセット電圧は極低温環境による影響は CD4069 と比べて大きくなく、約 30K までは 0 - 5V の入出力 Rail-to-Rail で動作する。約 20K 以下の低温ではでは入力電圧 1V 未満では動作しなくなる。電源電圧にもよりますが、 V_{in} が 1V 以下では追従しておらず、Fig. 6-(a)において入出力 Rail-to-Rail で動作しているようであるが正常ではない。しかしながら、入力電圧 1V 以上では正常動作しており、CD4069 では低温環境で増加した消費電流が、NJU77552 は実測値で室温 ($V_{cc}=5V$ 、1 回路で約 $150\mu A$) と比較して少なく、4.2K において約 1/3 ($V_{cc}=5V$ 、2 回路で約 $50\mu A$) である。NJU77552 は 4.2K 液体ヘリウム環境での動作が確認できたが、駆動電力投入直後は動作しないことも確認された。Figure 7 に示すように駆動電圧 (V_{cc}) = 5V においては電力投入後、約 14 分から正常動作する。駆動電圧をあげると動作開始までの時間が短くなることから、前述の ICL7611 同様、素子自体の自己発熱で温まり、ある温度に達すれば作動するようである。カタログスペック上、電源電圧の絶対最大定格は 7V であり、動作電圧の上限は 5.5V であるが、元々動作温度範囲が $-55^{\circ}C$ までで規定されている素子をメーカー保証範囲外の極低温下で使う方針である。従って、高めの電源電圧を設定することにより使用可能であるという判断をした。ただし、今回のテストは 4.2K までで行って居らず、ILC での動作温度の 2K での追加検証が必要である。場合によっては、素子を断熱コーティングするなど起動時間短縮の対策も必要になるかも知れない。運用駆動電圧よりも高電圧で昇温させ、起動後に運用電圧に戻すプロセスが考えられるが、マッピングシステムとしてはシンプルな設計を目標としているため、規格外ではあるが、一定の電源電圧での運用を目指している。

5. まとめ

超伝導加速空洞の非破壊検査のための X 線および発熱箇所の検出による局所的欠陥の探索は縦測定時の運用で有用性が実証された。測定回路に用いている CD4069 CMOS インバータ素子を用いたアンプ回路は温度特性によるオフセット電圧のドリフトなど

が確認されており、代用回路の開発が望まれている。NJU77552 CMOS オペアンプは 4.2K 環境での有用な測定結果が得られた。今後は 10 倍ほどのゲインを設定し、複数の NJU77552 CMOS を 2K での性能試験、耐久試験など、マッピングシステムに採用するための運用試験を進める予定である。

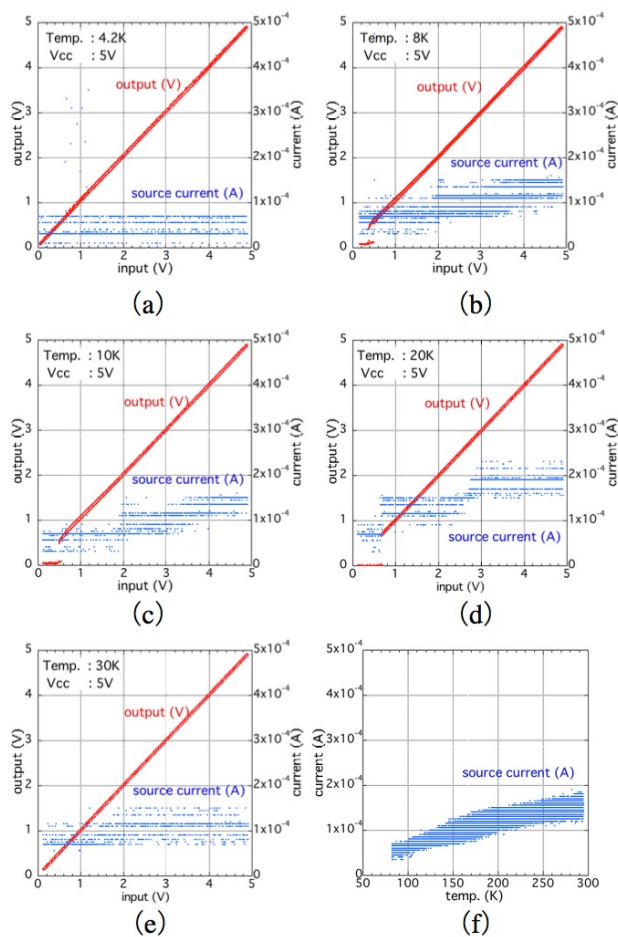


Figure 6: Temperature dependent characteristics of NJU77552 CMOS operational amplifier IC. Using a triangular wave input voltage of about 100 mHz and measuring multiple ICs sequentially with a logger, two output voltage values are measured for one input voltage value. At temperatures above 30 K the input and output voltages swing normally like Rail-to-Rail. Figure (f) shows the current consumption at temperatures above about 80K.

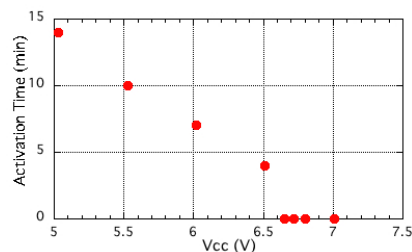


Figure 7: The activation time of NJU77552 CMOS operational amplifier IC.

参考文献

- [1] H. Tongu, Y. Iwashita, H. Hayano, Y. Yamamoto, Proc. SRF2013, 747-750, (2013).
- [2] H. Tongu, H. Hokonohara, Y. Iwashita, H. Hayano, T. Kubo, T. Saeki, Y. Yamamoto, H. Oikawa, R. L. Geng, A. Palczewski, Proc. IPAC2017, (2017).
- [3] H. Tongu, Y. Iwashita, H. Hokonohara, Y. Kubo, T. Saeki, H. Hayano, Y. Yamamoto, H. Oikawa, Proc. of The 14th Annual Meeting of Particle Accelerator Society of Japan, 419-421, (2017).
- [4] J. T. Hastings and K. W. Ng, Rev. Sci. Instrum. 66, 3691 (1995).
- [5] K. Hayashi *et al.*, 25th Int. Conf. on Low Temperature Physics (LT25) IOP Publishing Journal of Physics: Conference Series 150 (2009) 012016.