

## C バンド 50 MW クライストロンの高効率化

### EFFICIENCY ENHANCEMENT OF C-BAND 50-MW KLYSTRON

阿武俊郎<sup>#, A)</sup>, 大久保良久<sup>A)</sup>, 稲垣隆宏<sup>B, C)</sup>

Toshiro Anno<sup>#, A)</sup>, Yoshihisa Okubo<sup>A)</sup>, Takahiro Inagaki<sup>B, C)</sup>

<sup>A)</sup> Canon Electron Tubes & Devices Co., Ltd.

<sup>B)</sup> RIKEN SPring-8 Center

<sup>C)</sup> Japan Synchrotron Radiation Research Institute (JASRI)

#### Abstract

The C-band (5712-MHz) 50-MW klystron developed in Canon Electron Tubes & Devices Co., Ltd. is used in the C-band accelerator of SACLA, the X-ray free electron laser facility of RIKEN. We have enhanced the efficiency of the klystron by improving the design of the output cavity. The output cavity of the klystron decelerates the bunched electrons and extracts the microwave energy. In the new design, the diameters of the drift tubes connected to the output cavity were reduced to suppress the leakage of the electric field into the drift tubes. The electrons can be further decelerated at the output cavity, which increases the microwave energy to be obtained. The output cavity of the C-band 50-MW klystron is the 3-cell traveling-wave cavity operated in the  $\pi/2$  mode. The resonant frequency of each cell and the coupling coefficients between the cells were optimized. As a result of the simulation by FCI code which is used for the RF circuit design of klystrons, the efficiency was improved by 7%. The klystron with the new design was manufactured and tested in March 2020. The efficiency of 50.2% was obtained at the output power of 50 MW, which is 7% better than the current design. At the maximum beam voltage of 370 kV, the output power of 62.5 MW was obtained. The design and test results are detailed in this paper.

#### 1. はじめに

キヤノン電子管デバイス株式会社の C バンド (5712 MHz) 50 MW クライストロンは、国立研究開発法人理化学研究所の X 線自由電子レーザー施設 SACLA の C バンド加速器に使用されている[1]。近年クライストロンを高効率化する取り組みが世界的に行われている[2, 3]。クライストロンを高効率化することで、同じ出力電力を得るために要する消費電力を削減でき、またモジュレータを変更せずにより大きな出力電力を得ることも可能となる。クライストロンの効率を高めるためには、(a)出力空洞で加速される電子を少なくすること、(b)電子のエネルギー分散を小さくすること、(c)出力空洞の電界分布を均一に近づけることが重要である[4-5]。このうち(a)と(c)については出力空洞に関係する。

今回クライストロンの出力空洞に着目し、その設計を改良することでクライストロンを高効率化した。新設計では出力空洞に接続するドリフト管の直径を従来よりも小さくすることで、ドリフト管への電界の漏れを小さくした。これにより出力空洞で電子をより減速し、より大きなマイクロ波のエネルギーが得られるようにした。従来設計に対して効率を 5%以上改善することを目標に設計を行い、FCI コードによるクライストロンの動作シミュレーションで効率が 7%向上した。新設計を適用したクライストロンを製作し、2020 年 3 月に試験を実施した。出力電力 50 MW の効率は従来の 43%から設計通り約 7%向上し 50.2%となった。またビーム電圧の規格上限の 370 kV では 62.5 MW の出力電力が得られた。本論文では、設計と試験結果の詳細について報告する。

#### 2. 設計

##### 2.1 ドリフト管の直径の検討

クライストロンの出力空洞は、集群した電子を減速しその運動エネルギーをマイクロ波のエネルギーとして取り出す機能を持つ。空洞は電子が走行するドリフト管に接続しているため、空洞の電界はドリフト管に漏れ出す。出力空洞でこの電界の漏れを可能な限り小さくすることで、電子と空洞電界との結合を高め電子をより減速し高効率化することが可能になると考えられる。そこで、出力空洞に接続するドリフト管の直径を従来設計よりも小さくすることにした。新設計では、従来設計に対して効率を 5%以上向上することを目標にした。出力空洞以外の設計は変更しないものとした。空洞数は 5 個である。

電子は出力空洞手前までの集群過程で空間電荷効果によりドリフト管の直径方向に徐々に広がり、出力空洞では電子は減速されることで直径方向にさらに大きく広がる。このため、ドリフト管の直径は電子の衝突を回避できる大きさでなければならない。そこで、まず電子が衝突しない範囲で出力空洞前後のドリフト管の直径を小さくし、どの程度の効率が期待できるかシミュレーションを行った。シミュレーションは二次元軸対称の PIC (Particle-in-cell) コード FCI を用いて行った[6]。その結果、従来設計に対して上流側のドリフト管直径を 94%、下流側を 64%まで小さくできることがわかり、それにより効率は 5%改善する見込みを得た。

##### 2.2 出力空洞の設計

C バンド 50 MW クライストロンの出力空洞には 3 セルで動作モードが  $\pi/2$  モードの進行波型出力空洞を採用し

<sup>#</sup> toshiro.anno@etd.canon

ている[7]。この空洞は電界強度を低減しつつ電子と空洞電界の結合を高めることができる。ドリフト管の直径を変更した場合、各セルの共振周波数、セル同士の結合係数、出力セルの負荷  $Q$  値の最適値が変わるため、各パラメータを変更する必要がある。等価回路法で各パラメータの初期値を決めてから FCI シミュレーションでパラメータを調整した。FCI シミュレーションで用いた従来設計と新設計の軸対称の出力空洞形状の比較図を Fig. 1 に示す。各セルの共振周波数はセルの直径で調整し、セル同士の結合係数はアイリスの開口径の直径で調整した。FCI シミュレーションで決定した負荷  $Q$  値でのインピーダンスとなる出力セルの三次元形状は三次元電磁界シミュレーションソフトウェア HFSS [8]で設計した。

設計目標と決定したパラメータでの FCI シミュレーションの結果を Table 1 に示す。従来設計ではビーム電圧 350 kV で出力電力 53 MW、効率 47.8%であった。新設計ではほぼ同じ出力電力 53.2 MW が 18 kV 低いビーム電圧 332 kV で得られ、効率は目標の 5%を上回り 7%改善し 54.8%となった。

新設計の電子ビーム軌道のシミュレーション結果を Fig. 2 に示す。ドリフト管表面に電子が衝突しないことを確認した。Fig. 3 に出力空洞付近において、シミュレーション領域の全長で規格化した位置に対する、入射ビーム電力で規格化したビーム電力を示す。新設計では従来設計よりもビーム電力が下がっており、電子がよりエネルギーを失ったことが分かる。ビーム電圧に対する出力電力を Fig. 4 に示す。ビーム電圧 332 kV で比較すると効率は 9%改善した。

Table 1: Design Target and Simulation Results of Conventional (conv.) Design and New Design

Parameter	Conv. design	Target	New design
Frequency [MHz]	5712	-	5712
Beam voltage [kV]	350	<350	332
Beam current [A]	317	-	293
Drive power [W]	225	-	225
Output power [MW]	53.0	>53.0	53.2
Efficiency [%]	47.8	>52.8	54.8
Loss on drift tube [%]	0.0	0.0	0.0

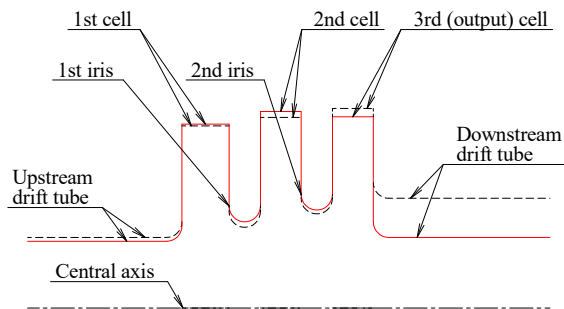


Figure 1: Comparison of axisymmetric output cavities used in FCI simulations between the conventional design (dashed line) and new design (solid line).

従来設計のクライストロンの動作実績はビーム電圧約 360 kV で出力電力 50 MW、効率約 43%である。シミュレーション値の比較結果とこの実績値から、新設計のクライストロンの出力電力 50 MW での実際のビーム電圧と効率はそれぞれ約 342 kV、約 50%になると予想した。

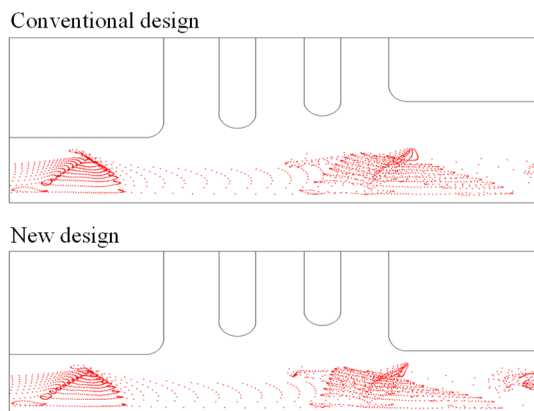


Figure 2: Electron beam trajectories in FCI simulations around the conventional and new output cavities.

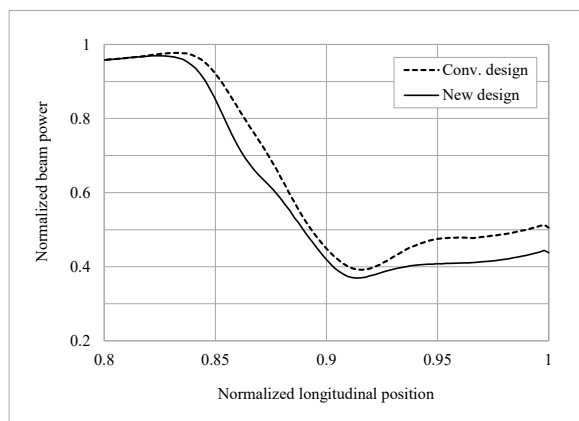


Figure 3: Normalized beam power flow around the conventional (dashed line) and new (solid line) output cavities. The longitudinal position was normalized by the length of the FCI simulation area.

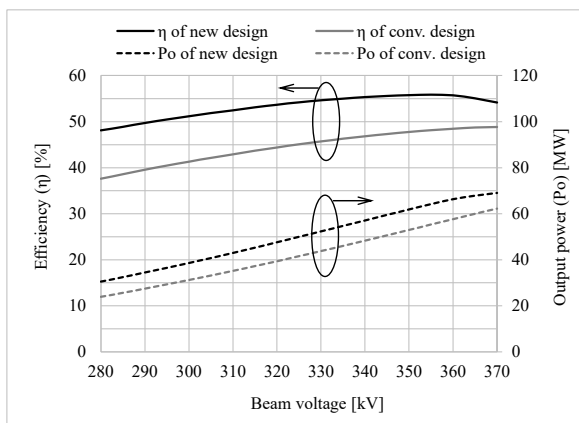


Figure 4: Efficiencies and output power of klystrons with the conventional and new design in FCI simulations as functions of the beam voltages.

### 3. 試験結果

新設計を適用したクライストロンを製作し、2020年3月にキヤノン電子管デバイス株式会社に試験を行った。出力電力はウォーターロードに流した冷却水の温度上昇値を用いてカロリメトリック法により算出した。

試験結果を Table 2 に示す。従来設計のクライストロンの試験結果は 2020 年 3 月時点における直近の一例を示す。新設計はビーム電圧 339 kV で出力電力 50.2 MW、効率 50.2% を達成した。効率は従来設計の 43% から 7.2% 向上し、期待通りの改善が得られた。またビーム電圧を規格上限の 370 kV まで上昇させた試験も行った。この試験で出力電力 62.5 MW、効率 49.8% が得られた。オシロスコープで測定したパルス波形を Figure 5 に示す。RF 出力パルス波形の異常は見られず安定動作を確認した。従来設計のクライストロンは開発当初にビーム電圧 369 kV で出力電力 54 MW、効率 44% が得られることを確認しており[7]、その結果と比較すると新設計により最大出力電力は 8.5 MW 向上した。ビーム電圧に対する飽和出力電力と効率を Figure 6 に示す。ビーム電圧 339 kV で効率を比較すると新設計では 8.8% 改善した。効率の改善値はシミュレーションと試験結果でよく一致しており、シミュレーションの通りに出力空胴で電子が減速したと考えられる。このクライストロンは、理研播磨に納入され、テストスタンドにて出力試験が行なわれた。この試験においても、同様の結果が得られた。今後 SACL A にて使用される予定である。

Table 2: Test results of Klystrons with the Conventional and New Design

Parameter	Conv. design	New design	
Frequency [MHz]	5712	5712	5712
RF pulse width [ $\mu$ s]	2.5	2.5	2.5
Pulse repetition rate [pps]	60	60	60
Beam voltage [kV]	364	339	370
Beam current [A]	321	295	339
Drive power [W]	349	253	253
Output power [MW]	50.2	50.2	62.5
Efficiency [%]	43.0	50.2	49.8

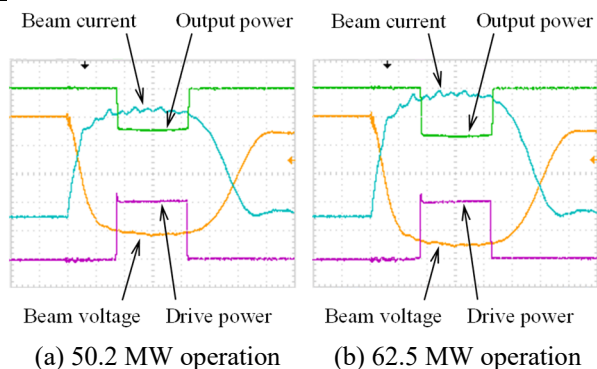


Figure 5: Waveforms of the klystron with the new design at different saturated output power.

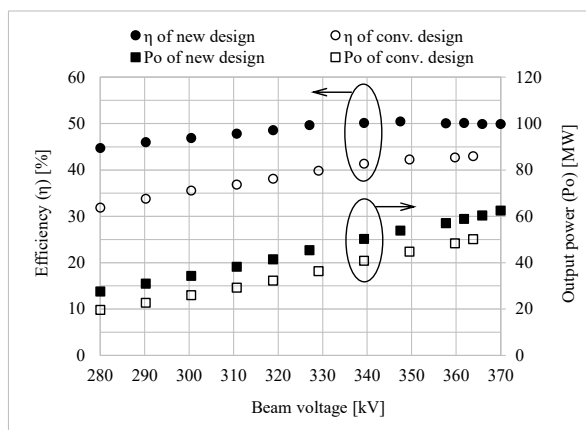


Figure 6: Comparison of saturated output power and efficiencies of klystrons between the conventional and new design at different beam voltages.

### 4. 今後の展望

高効率化したクライストロンを従来のクライストロンと置き換えることで、加速器の省電力化や、より高いマイクロ波電力の利用が可能となる。このクライストロンは、SACL A にて今後使用されるとともに、宮城県仙台市に建設中の軟 X 線向け高輝度 3 GeV 級放射光源 (次世代放射光施設)[9] の C バンド加速器にも使用される。

今回は出力空胴の改良を行ったが、出力空胴より上流側の相互作用部による電子の集群過程に着目した高効率化の手法があり、世界的に高効率クライストロンの研究開発が進められている。その手法として、長い距離で緩やかに電子を集群させ同位相に集める COM (Core Oscillation Method) や、基本波と高調波の空胴を用いて COM より短い長さで同様の集群を実現する BAC (Bunch, Align and Collect) といった手法が報告されている[10, 11]。空間電荷制限下におけるビーム電流とビーム電圧との関係を表すパービアンズが高いほどクライストロンの効率は低くなることが知られているが、上記の手法はパービアンズが高いクライストロン ( $1.5 \sim 2.0 \mu\text{A}/\sqrt{V3/2}$ ) にも有効である。キヤノン電子管デバイス株式会社では、これまでに産業用の S バンド 7.5 MW クライストロン (パービアンズ  $1.8 \mu\text{A}/\sqrt{V3/2}$ ) の相互作用部に高効率設計手法を適用し、実際に高効率化に有効であることを確認している[5]。C バンド 50 MW クライストロン (パービアンズ  $1.5 \mu\text{A}/\sqrt{V3/2}$ ) の相互作用部にも上記のような設計手法を適用することで、さらに高効率化できると考えられる。

### 5. まとめ

C バンド 50 MW クライストロンの出力空胴の設計を改良し高効率化した。試験の結果、効率は従来設計と比較してシミュレーション通り約 7% 改善し、出力電力 50.2 MW で効率 50.2% を達成した。また最大ビーム電圧 370 kV では出力電力 62.5 MW が得られた。今後も高効率クライストロンの開発を行っていく。

## 参考文献

- [1] T. Inagaki, *et al.*, “High-gradient C-band linac for a compact x-ray free-electron laser facility”, *Phys. Rev. ST Accel. Beams* 17, 080702, 2014.
- [2] A. Y. Baikov, *et al.*, “Toward high-power klystrons with RF power conversion efficiency on the order of 90%”, *IEEE Trans. Electron Devices*, vol. 62, no. 10, pp. 3406–3412, Oct. 2015.
- [3] I. Syratchev, “Introduction to HEIKA. Tentative structure and objectives”, CLIC Workshop 2015, Geneva, Switzerland, 2015;  
<https://indico.cern.ch/event/336335/contributions/789041/>
- [4] Y. Okubo, *et al.*, “Status of High Efficiency Klystron Development in TETD”, *Proceedings of 9th International Particle Accelerator Conference (IPAC2018)*, Vancouver, Canada, 2018.
- [5] K. Suzuki *et al.*, “The efficiency enhancement of S-band 7.5MW pulsed klystron”, *Proceedings of the 15th Annual Meeting of Particle Accelerator Society of Japan*, Niigata, Japan, 2018.
- [6] T. Shintake, “FCI field charge interaction program for high-power klystron simulation”, *Proceedings of 1989 IEEE Particle Accelerator Conf. (PAC89)*, Chicago, USA, pp.94-96, 1989.
- [7] Y. Okubo, *et al.*, “The C-band 50MW klystron using traveling-wave output structure”, *Proceedings of 19th International Linear Accelerator Conference (LINAC98)*, pp.932-934, 1998.
- [8] <https://www.ansys.com/ja-jp/products/electronics/ansys-hfss>
- [9] <https://www.3gev.qst.go.jp/>
- [10] A. Y. Baikov, “Simulations of conditions for the maximal efficiency of decimetre-wave klystrons”, *Technical Physics*, 59(3), pp.421-427, 2014.
- [11] I. A. Guzilov, “BAC method of increasing the efficiency in klystrons”, *10th International Vacuum Electron Sources Conference (IVESC2014)*, IEEE, 2014.