

## PLC-BASED DATA ACQUISITION SYSTEM FOR BEAM LOSS MONITORS OF THE J-PARC MAIN RING

Jun-ichi Odagiri<sup>A)</sup>, Atsuyoshi Akiyama<sup>A)</sup>, Susumu Yoshida<sup>B)</sup>, Takeshi Toyama<sup>A)</sup>

<sup>A)</sup> High Energy Accelerator Research Organization (KEK)

1-1 Oho, Tsukuba, Ibaraki, 305-0801

<sup>B)</sup> Kanto Information Service (KIS)

8-2 Bunkyocho Tsuchiura, Ibaraki, 300-0045

### Abstract

A data acquisition system has been designed based on FA-M3, a type of commercial Programmable Logic Controller (PLC), in order to acquire output data from the beam loss monitors of the J-PARC Main Ring. The system comprises of high speed data acquisition modules with fast ADCs and a CPU module, which has a built-in Ethernet interface. Triggered by an external trigger pulse, the system acquires the data with some pre-defined intervals, which can be down to ten milliseconds at the highest operating rate. The acquired data are transferred to the upper layer of the control system over the network upon every acquisition. We have implemented a prototype system, which handles forty eight channels of the beam loss monitors, and evaluated its performance to find that the repetition rate of the acquisition and transfer reaches the required level of a hundred Hertz without any packet losses.

## J-PARC主リングのビーム・ロス・モニタのための PLCベースのデータ収集システム

### 1. はじめに

現在建設中のJ-PARC主リングには330本のビーム・ロス・モニタ（ガス・チェンバー）が配置される<sup>[1]</sup>。このビーム・ロス・モニタの処理回路から積分信号を読み出すためのデータ収集システムのフロントエンドには、読み出したデータを、Ethernetを介して直ちに上位計算機に向けて送出する機能が必要とされる。

このようなI/Oインタフェースを実現する場合、使い勝手の追及という観点からは独自設計のハードウェアを開発することが望ましいが、そのためには相応の開発費と開発期間が必要となり、上記のように使用数が中途半端な場合には必ずしも良い選択肢とは言えない。

一方、市販のデータ・ロガー等を採用した場合にはI/Oインタフェースの開発に伴うコストと時間が節約できる反面、メーカーが提供するファームウェア、特に上位計算機との通信プロトコルが目的に合う保証がない、という不都合がある。さらにメーカーによってはハードウェアをデータの解析、表示、保存のためのソフトウェアと一体化した商品として提供しているため、通信プロトコル自体を公開していない場合もある。このようI/OインタフェースはJ-PARCが採用するExperimental Physics and Industrial Control System (EPICS)<sup>[2]</sup>に基づいて構築される制御システムへ接続することができない。

これら2つの方法、すなわち、カスタムI/Oインタフェースの開発とカタログ製品からの選択という2

つの解の折衷案として、セミ・カスタムなI/OインタフェースをProgrammable Logic Controller (PLC)により実現することが考えられる。近年、PLCのネットワーク機能の充実が目覚しく、また各種のアナログI/Oモジュールについても多様化と高機能化が著しい。その結果、PLCは単にシーケンス制御を実現する手段に止まらず、より汎用的なI/Oコントローラとしての性格を持つに至った。このようなPLCをデータ収集システムのフロントエンドとして用いることは理にかなった方法であると思われる。

以上のような観点からPLCを用いてJ-PARC主リングのビーム・ロス・モニタのデータ収集システムを実装し、そのパフォーマンスを評価した。

### 2. 要求仕様と機種を選択

本ビーム・ロス・モニタ用データ収集システムに要求される仕様は以下の通りである。

- 加速器運転サイクルに同期したトリガ信号により一連のデータ収集シーケンスを開始できること
- 収集したデータを、イーサネットを通じて直ちに上位計算機に転送できること（オーバーヘッドを抑えて高速転送を可能にするためにUDPを使用する）
- データ収集と上位計算機への転送は100Hzまでの繰返しに対応できること（1ユニット当たりのデータ収集点数はビーム・ロス・モニ

タの出力信号の処理回路に合わせて48点とする)

- 可能な限りチャンネル間のデータの同時性が保たれること
- 1点当たりのコストが十分に低いこと

これらの観点から、J-PARC加速器制御システムにおいて多くの採用実績を持つFA-M3<sup>[3]</sup>について検討したところ、以下の点において同機種が本用途に適していることが分かった。

- 外部ペーサによりA/D変換を開始することが出来る高速データ収集モジュールがある
- イーサネット・インタフェースを内蔵するCPUモジュールがある
- 上記CPUモジュールがUNIXのソケット・インタフェースに類似した命令セットをサポートしているため、データ転送のためのネットワーク通信のプログラミングが容易である

以上の評価の正当性を確認するため、図1に示すような評価用のシステムを構築し、動作試験を行った。

### 3. FA-M3による実装

#### 3.1 モジュール構成

本データ収集システムの1ユニット（48チャンネル）1式を構成するために必要なモジュールを表1に示す（データ収集に直接関係しないモジュールは略した）。これらのモジュールは全て標準のカatalog製品である。

表1に掲げたモジュールの中で、本データ収集システムにとって特に重要なものは、高速データ収集モジュール（F3HA08-0N）及びイーサネット・インタフェース内蔵のCPUモジュール（F3SP66-4S）の2

つである。前者は、12ビットのADCを4個内蔵し、全8チャンネルを、4チャンネルの2組に分け、両者を切換えながら2kサンプル/秒（切換えが不要な4チャンネルまでであれば20kサンプル/秒）のレートで、外部ペーサに同期してAD変換を行なうことが出来る。後者は、収集したデータをイーサネット経由で上位計算機に高速に転送することを可能にしている。

パルスキャッチ・モジュール（F3XH04-3N）とデジタル出力モジュール（F3YD08-6B）は、以下に詳述するように、一連のデータ収集シーケンスを開始するタイミング、及び高速データ収集モジュールへの外部ペーサの入力タイミングをCPUに伝えるために使用される。

表1：使用するモジュール

型式	種別	数
F3U16-0N	ベースモジュール	1
F3PU20-0S	電源モジュール	1
F3SP66-4S	CPUモジュール	1
F3XH04-3N	パルスキャッチモジュール	1
F3YD08-6B	デジタル出力モジュール	1
F3HA08-0N	高速データ収集モジュール	6

#### 3.2 動作シーケンス

本システムは外部からのトリガ信号により起動され、データ収集と上位への転送を一定回数繰り返した後トリガ信号待ちの状態に戻る。一定回数の繰返しは、同一のインターバルで、又は、メモリ上に設けられた時刻表を参照して、そこに指定された時間間隔で行なう。以下に上述した機能を実装したラ

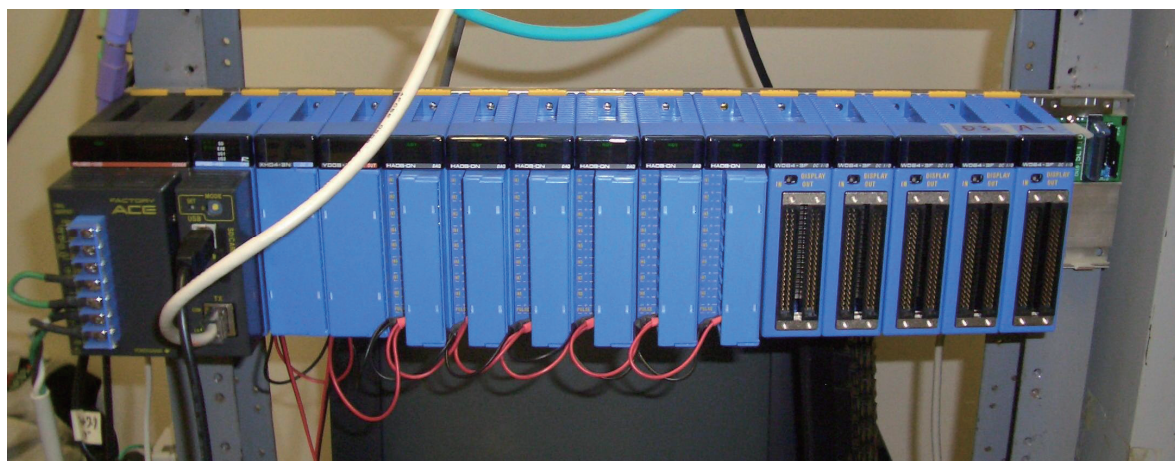


図1 FA-M3 PLCを用いたJ-PARC主リングのビーム・ロス・モニタのためのデータ収集システム

ダー・プログラムの動作シーケンスの詳細を記す。

- ① パルスキャッチモジュールのチャンネル1に外部からトリガ・パルスを入力し、CPUモジュールに割り込みを掛ける。
- ② ①の割り込みを処理するルーチンにおいて、データ収集シーケンスの開始を指示する。
- ③ 次のAD変換開始のタイミングを決めるためのタイマを起動する。
- ④ ③で起動したタイマがタイムアップした時点でデジタル出力モジュールのチャンネル1へ出力し、これを高速データ収集モジュールに外部ペーサ信号として入力するとともに、同じ信号をパルスキャッチモジュールのチャンネル2へ入力して、再度、CPUモジュールに割り込みを掛ける。
- ⑤ ④の割り込みを処理するルーチンにおいて、A/D変換に要する時間の経過を待つためのタイマを起動する。
- ⑥ ⑤で起動したタイマがタイムアップした時点で高速データ収集モジュールからデータを読み込み、読込んだデータを直ちに上位計算機へ送信する。
- ⑦ 所定の回数のデータ収集が終了していれば次のトリガ入力があるまで待機し、終了していなければ③以下を再度実行する。

#### 4. EPICSとのインタフェース

本データ収集システムをEPICSに基づくJ-PARC制御システムに接続するためには、Input / Output Controller (IOC)と呼ばれるフロントエンド計算機が本システムと通信するために使用するドライバ・ソフトウェア (EPICSではデバイス・サポート/ドライバ・サポートと呼ぶ) が必要になる。これについては、既にFA-M3を含む幾つかのネットワーク・ベースのデバイスとの通信をサポートする汎用のライブラリ<sup>[4]</sup>が開発されていたため、通常のコマンド/レスポンスによる通信 (IOCから本データ収集システムへのパラメータの設定、実行指令の発行) については新たな開発要素はなかった。しかし、本データ収集システムが収集したデータをIOCに転送するために行なう通信は、本システムが独自に定義するデータ形式とプロトコル (イベント通知) によるものであるため、独自のレコード型とデバイス・サポートを必要とした。これらは上記のライブラリに機能を追加する形で開発された。

#### 5. パフォーマンス測定

本データ収集システムにとって重要な性能は、最大100Hzの繰返しでの上位計算機 (IOC) へのデータ転送を保証することである。この点を確認するため、まず、データ収集と上位への送信を1サイクルとし、これに要する時間を評価した。具体的には、1サイクルが完了した時点で直ちに次のサイクルを開始するようにラダー・プログラムを組み、一定時

間に実行できたサイクルの数を計測することで1サイクル当たりの平均の所要時間を算出した。その結果、1サイクルの所要時間が3ミリ秒に満たないことが分かった。

次に、実際の運転を想定した長時間に亘る動作の安定性を調べる試験を行った。この試験では、実際に本データ収集システム (FA-M3) を、ハブを介してIOC (GE FUNAC社製VMIVME7807) と接続して通信させた。まず、ハブとIOCの処理能力に十分な余裕があること (本データ収集システム側が「律速段階」であること) を確かめるため、データ収集インタバルを上述したFA-M3の限界まで短くした場合においても、ハブとIOCの処理能力に余裕があることを確認した。次に表2に示す条件で長時間に亘る動作試験を行った。その結果、同表に示す条件においては、本データ収集システムの処理には十分な余裕時間と信頼性があることが分かった。

表2：評価試験の動作条件と結果

チャンネル数 (2 バイト/チャンネル)	48
トリガ入力繰返し	1 Hz
1 トリガ入力当りのデータ収集回数	50 回
データ収集インタバル	10 ms
トリガ入力総数	> 10 <sup>6</sup>
転送に失敗した回数	0

#### 6. 結論

横河電機社製FA-M3 PLCを用いてJ-PARC主リングのビーム・ロス・モニタの48チャンネル分を担う評価システムを実装し、そのパフォーマンス試験を行った。その結果、1) 既存のI/Oモジュールとラダー開発ソフトウェアにより容易にシステムを構築できること、2) データの読み出しとEthernetを介した上位計算機への転送を含めて要求仕様である100Hzの繰返しに十分対応可能であること、が分かった。

#### 参考文献

- [1] S. Lee et al., "The Beam Monitor System of J-PARC RCS", Proceedings of the 3rd Annual Meeting of Particle Accelerator Society of Japan and the 31st Linear Accelerator Meeting in Japan, August 2-4, 2006, Sendai, Japan
- [2] <http://www.aps.anl.gov/epics/>
- [3] <http://www.fa-m3.com/jp/>
- [4] J. Odagiri, et al., "Development of EPICS Device/driver Support Modules for Network-based Devices", Proceedings of the 3rd Annual Meeting of Particle Accelerator Society of Japan And the 31st Linear Accelerator Meeting in Japan, August 2-4, 2006, Sendai, Japan