

DEVELOPMENT OF POWER SUPPLY FOR 300kW (CW) KLYSTRON AT THE cERL

Hiromitsu Nakajima *, Mitsuo Akemoto, Tetsuo Shidara, Hiroyuki Honma, Takako Miura, Shigeki Fukuda
 High Energy Accelerator Research Organization
 1-1 Oho, Tsukuba, Ibaraki, 305-0801

Abstract

The RF sources, which are used to drive the 1.3GHz superconducting cavities at the Compact ERL (cERL) in KEK, are under construction. The 300kW (CW) klystron is one of the RF sources for cERL, and a DC power supply (-52kV, 11A) is necessary to operate it. The DC power supply for 300kW (CW) klystron has been developed and the details are reported in this paper.

cERL における 300kW (CW) クライストロン用電源の開発

1. はじめに

高エネルギー加速器研究機構 (KEK) では、次世代の放射光源としてエネルギー回収型リニアック (ERL) が検討されており、現在、KEK の東カウンターホールに ERL の実現に必要な要素技術の実証を目的としたコンパクト ERL (cERL) ^[1] の建設が進められている。

cERL では、入射リニアック及び主リニアックの超伝導空洞を駆動するために 1.3GHz の RF 源が用いられ、300kW (CW) クライストロン、30kW IOT などの試験準備が進められている^[2]。本稿では、昨年度、製作され納入された最大電圧-52kV、出力電流 11A の 300kW (CW) クライストロン用電源について報告する。

2. 電源の仕様と構成

2.1 電源の仕様

300kW (CW) クライストロン用電源の主な電気的仕様を表 1 に示す。電圧、電流は、クライストロンの仕様により要求されるものである。

表 1：電源の主な電気的仕様

受電電圧	6.6kV
電圧の安定化方式	サイリスタ位相制御方式
出力電圧	-52kV (Max)
出力電流	11A (Max)
出力電圧のリップル	0.5% (p-p) 以下
出力電圧の安定度	0.5% (p-p) 以下
負荷短絡時の保護回路	IGBT による高速遮断

cERL における RF 源に要求される安定度は、電力の振幅安定度 0.1%、位相安定度 0.1 度である。300kW (CW) クライストロンの電圧に対する位相

変動は、10 度/電圧変動 (%) であるため、LLRF 系のフィードバックのゲインを 100 とすると電源のリップルは 1% (p-p) まで許容できることになる。しかし、電源以外のコンポーネントの変動があることも考慮すると、電源のリップルは、0.3% (p-p) 以下が望ましいため、仕様は 0.5% (p-p) 以下としたが、0.3% (p-p) 以下を目標値とした。

2.2 電源の構成

電源のブロック図を図 1 に示す。電源は、6.6kV 受電となっているが、設置スペースの関係から電源側では 6.6kV の受電盤を持たず、施設側の受電盤から直接入力される。施設側の管理等の問題があるが、受電盤と本電源が 1 対 1 で対応していることから了解が得られた。

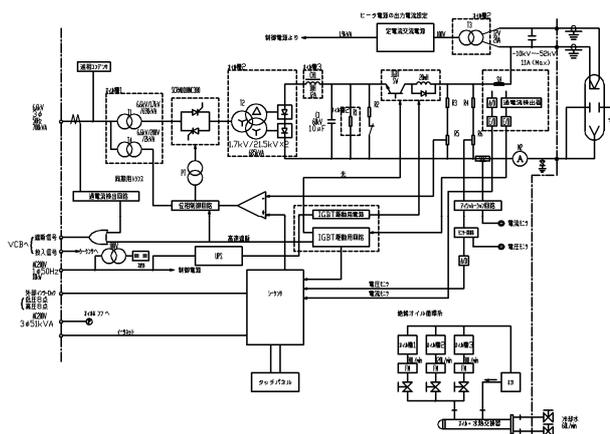


図 1：電源のブロック図

電源の方式は、サイリスタ位相制御方式となっており、6.6kV で受電したものを 1.7kV に降圧してサイリスタによって位相制御を行い、2 次側がデルタ出力、及びスター出力の 3 相トランスによって昇圧し、3 相全波整流を 2 直列にして出力する。また、

* hiromitsu.nakajima@kek.jp

クライストロン放電時の保護は、クローバー回路を使用せず、出力回路にシリーズに入っている IGBT を高速で遮断する方式となっている。

電源の全体の制御は、PLC によって行われ、ローカルでの操作は、19 インチラックに収められたタッチパネルから行う。また、リモートでの制御は、Ethernet 経由で行うことが可能となっている。PLC は、横河のものを使用し、ラダープログラム用の CPU (F3SP66-4S) と Linux 対応の CPU (F3RP61) を使用することによって、EPICS を PLC 上で実行でき、上位側との接続が容易に行えるものとなっている。

電源の写真を図 2 に示す。電源を構成するオイル槽等は、W: 4600mm × D: 2500mm × H: 2600mm のスペースに収まるように配置され、金属のパネル (天板: アルミ、側板: 亜鉛メッキされた鉄) で覆われており、サイリスタ位相制御方式としては、コンパクトにまとめられている。



図 2 : 電源の内部写真

3. 電源の性能試験

電源の出力は、最大で DC-52kV、11A となり、フルスペックでの電源の試験には約 570kW 程度の負荷が必要となる。今回は、適当な模擬負荷が準備できなかったため、電源の試験としては、無負荷での試験、低負荷での試験 (負荷抵抗: 16k Ω 、出力電圧: -14kV、出力電流: 0.875A)、負荷短絡時のインターロック試験を行い、フルスペックの試験はクライストロンを負荷として行うこととなった。

3.1 無負荷試験

図 3 に KEK における無負荷の-52kV 出力試験時の出力電圧波形、図 4 にリップル波形を示す。無負荷試験では、出力電流がほとんど流れないため、リップルは 0.074% (p-p) と非常に小さくなっている。

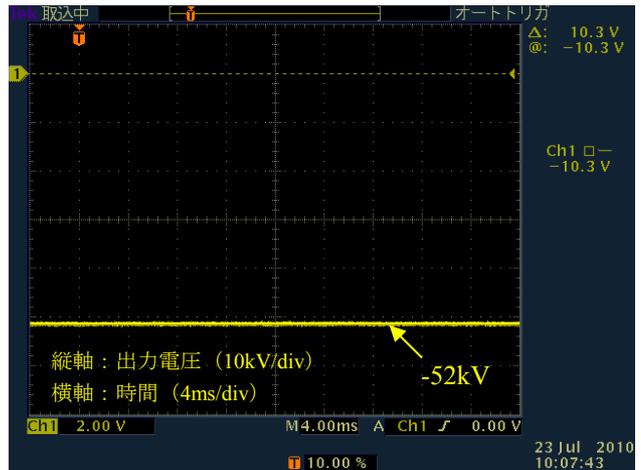


図 3 : 無負荷試験時の出力電圧波形

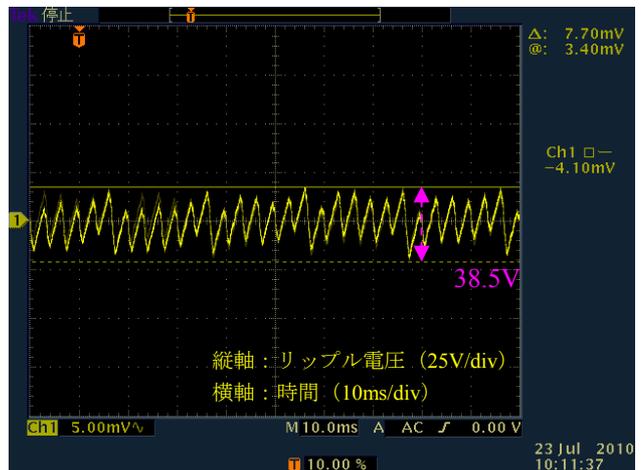


図 4 : 無負荷試験時のリップル波形

3.2 低負荷試験

低負荷試験は、16k Ω の抵抗を使用して (株) IDX にて行われた。低負荷試験時の出力電圧、電流は、それぞれ、-14kV、0.875A である。図 5 に低負荷試験時のリップル波形を示す。低負荷試験では、リップルが 0.142% (p-p) となっており、負荷を取ることによってリップルが大きくなっている。

また、無負荷試験時には、安定していた出力電圧が安定せず、フィードバック系の調整が必要であった。クライストロン負荷でのフルスペックでの試験では、フィードバック系の調整などを行いながら、徐々に出力電圧を上げていく予定である。

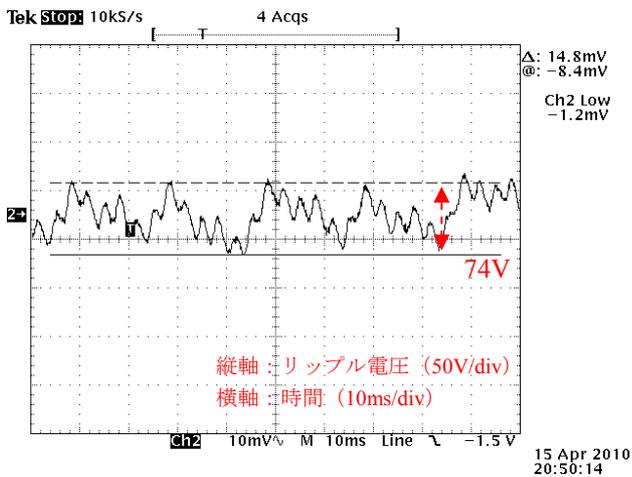


図 5 : 低負荷試験時のリップル波形

3.3 負荷短絡試験

クライストロン短絡時には、クライストロンへの流入エネルギーを 20J 以下に抑えなくてはならない。本電源では、出力回路に IGBT をシリーズに入れ、クライストロン短絡時には高速で遮断するものとしている。負荷短絡時の試験は、テストワイヤを使用して行った。試験時の写真を図 6 に示す。



図 6 : 負荷短絡試験

テストワイヤは、20J 相当のエネルギーで切れる直径 0.18mm で長さ 200mm のものが準備できなかったため、約 10J 相当で切れる直径 0.127mm で長さ 200mm のものを使用した。負荷短絡試験の結果、-52kV 出力で無負荷の状態から短絡してもテストワイヤが溶断しないことが確認できた。また、図 7 に示す負荷短絡試験時の電流波形から、クライストロン短絡中のアーク電圧を 100V で一定であると仮定すると、クライストロン短絡中の流入エネルギーは、1J 以下となり、仕様の 20J 以下を十分満たしていることが確認できる。

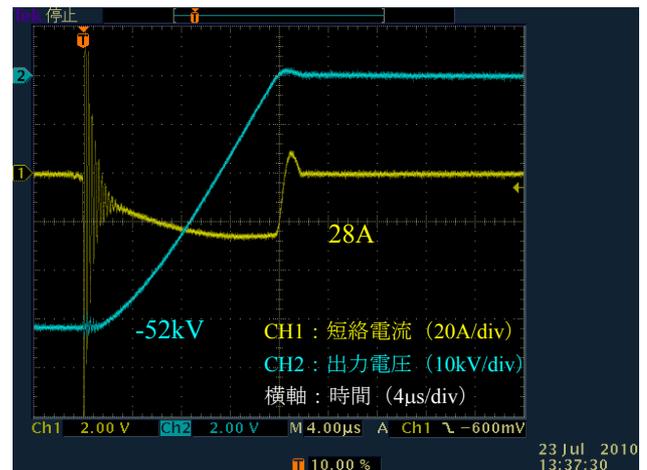


図 7 : 負荷短絡試験時の波形

4. 今後の予定

現在、東カウンターホールにて、クライストロンの試験に向けての準備が進められている。2010 年 9 月上旬には、クライストロンのダイオード試験が始められる予定となっており、そこで電源のフルスペックでの調整、試験が行われる予定である。

また、現在、VCB の ON/OFF は、OFF のみが電源からリモートで可能となっており、HV ON の度に電気室に行き、VCB を ON する必要がある。今後、VCB を電源側からリモートで ON できるように、施設側の受電盤の改修工事が行われる予定になっている。

謝辞

本電源の設計、製作には、(株) IDX の方々に大変御世話になりました。また、電源の設置、試験に関しては、関係者の皆様に大変御世話になりました。この場を借りてお礼を申し上げます。

参考文献

- [1] 羽島良一 他、“コンパクト ERL の設計研究”，KEK Report 2007-7.
- [2] T.Miura et al., “RF Source for cERL in KEK”, Proceedings of this Meeting.