

EPICS EMBEDDING FOR SUPERKEKB LLRF SYSTEM

Hisakuni Deguchi ^{#,A)}, Kazunori Akai^{B)}, Kiyokazu Ebihara^{B)}, Kazuro Furukawa^{B)}, Kazutaka Hayashi^{A)}, Atsushi Kabe^{B)}, Tetsuya Kobayashi^{B)}, Kota Nakanishi^{B)}, Michiru Nishiwaki^{B)}, Jun-ichi Odagiri^{B)}, Kumiko Ooyabu^{A)}

^{A)} Mitsubishi Electric TOKKI System Corp., 8-1-1 Tsukaguchi-honmachi, Amagasaki, Hyogo, 661-0001

^{B)} High Energy Accelerator Research Organization (KEK), 1-1 Oho, Tsukuba, Ibaraki, 305-0801

Abstract

The low level RF (LLRF) system was newly developed for SuperKEKB. The front-end control layer of the LLRF comprises Advanced Mezzanine Cards (AMCs) and a Programmable Logic Controller (PLC). The AMCs handle high-speed processing (e.g. digital feed-back control), while the PLC takes care of all the other processing (including RF start-up sequence). Input / Output Controller (IOC) core program of Experimental Physics and Industrial Control System (EPICS) was ported onto both of the AMCs and the PLC. The embedded EPICS realized the LLRF local control system as well as an interface to the higher-level control system operating in the central control room. The embedded control system was designed with considerable care to achieve high reliability by making good use of well-established EPICS technology. Evaluation of the new LLRF system is currently in progress at KEK. This paper reports technological key points of the EPICS embedding for the new LLRF system.

SuperKEKB 用 LLRF システムへの EPICS 組込み

1. はじめに

SuperKEKB では、低エミッタンスビームを得るために、高周波制御システム (Low Level RF: LLRF) の精度向上が必要であり、デジタル制御による新しい LLRF を採用する^[1]。KEKB 加速器システムでは、Experimental Physics and Industrial Control System (EPICS) が使われている。今回の新 LLRF は、KEKB 加速器システムの中の一つの LLRF を置き換えるもので、評価において上位装置はそのまま使用されるため、EPICS レコード (フィールド) のレイ

ヤーで、従来の LLRF との互換性を求めるでいる。

そこで新たな試みとして、上位装置とのインターフェースだけでなく（互換性を維持しつつ）、ローカル制御においても EPICS を使用する LLRF システム（組込み EPICS システム）を構築した（図 1）。

現在、新 LLRF は KEKB 加速器システムのネットワークへ接続され、デジタル・フィードバックやアナログ系の特性評価に供されている。

本稿では、新 LLRF の組込み EPICS におけるソフトウェア実装の特徴、及び信頼性向上のための留意点について報告する。

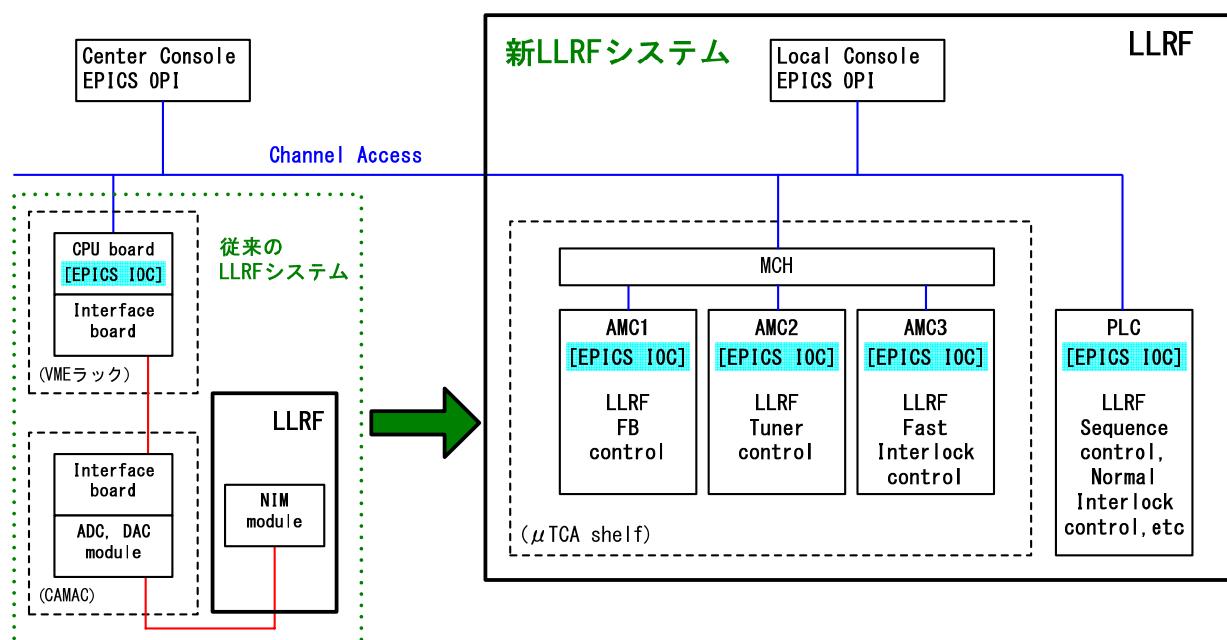


図 1：新 LLRF システムの構成

[#] hi-deguchi@west.melos.co.jp

2. 機能実装の階層性

今回の EPICS 組込みにおいては、上位層から下位層にわたって、オペレータとハードウェアを結ぶために必要な全ての層のソフトウェアの実装（図 2 の塗り潰し箇所に該当）を一括して行なっており、階層ごとの機能実装、すなわち役割分担の明確化によりシステム全体の信頼性、保守性を確保している。また、Input / Output Controller (IOC) 及び Operator Interface (OPI) とともに、動作のためのプラットフォームとして Linux を採用している^[2]。

3. EPICS 組込みの詳細

3.1 AMC への EPICS 組込み

組込み EPICS システムを実現するため、LLRF の高速データ処理や高速インターロック処理を扱う Advanced Mezzanine Card (AMC) を、EPICS IOC とした（図 1）。また、新 LLRF 内部の通信は、従来の専用ラインによる通信ではなく、上位装置と同じ Channel Access (CA) を活用することとした。ユーザレベルでの Ethernet 通信ソフトウェアを別途開発することを避け、実績のある CA を使うことにより、通信の信頼性向上を実現した。

AMC の EPICS IOC 化は、AMC に実装されている Field Programmable Gate Array (FPGA) に内蔵の CPU^[3]～Linux システムの構築、組込みの上で実現した。組込み Linux として、Wind River Linux 2.0 を採用し、カーネルレベルでの Ethernet 回路制御ドライバの作成や、busybox を用いたルートファイルシステムのダウンサイ징を行ない、専用の組込み Linux システムを構築した。AMC で Linux が動作するようになれば、EPICS の動作環境は整うが、これだけでは、求める EPICS IOC の動作は実現しない。

前述した高速処理は FPGA が行なっており、OPI がその処理のパラメータ設定や流れているデータをモニタするためには、OPI からハードウェア (FPGA) までの各階層にてデータの受渡しが必要となる。ハードウェア層と一番近いものでは、カーネルレベルでのデバイス・ドライバの実装となる（図 2）。これは mmap システムコールを用いて実装しており、FPGA が展開している設定やモニタ用のレジスタへのアクセスを可能としている。

更には、このデバイス・ドライバと EPICS レコードを繋ぐ役割として、ドライバ・サポート、デバイス・サポートを実装し、完全な形の EPICS IOC を実現した。

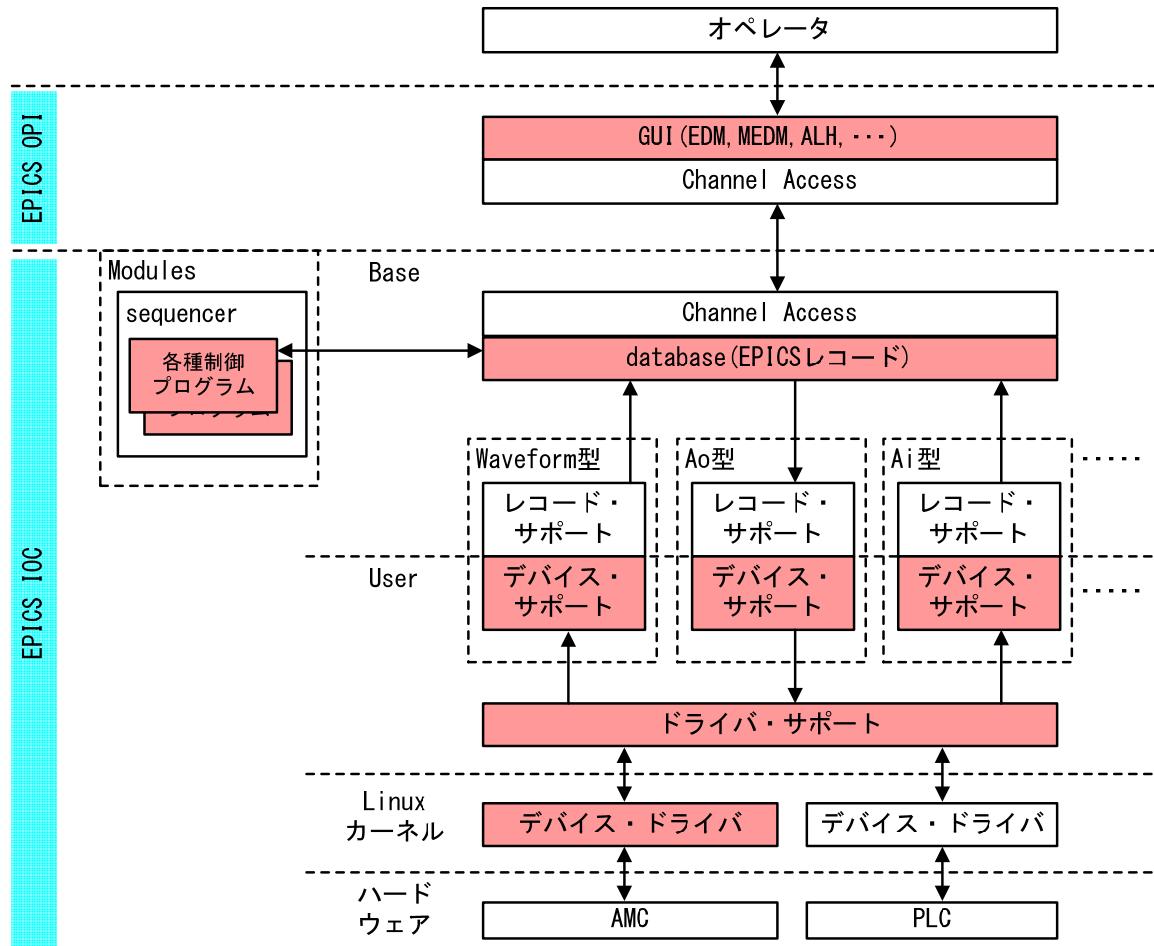


図 2：機能実装の階層性

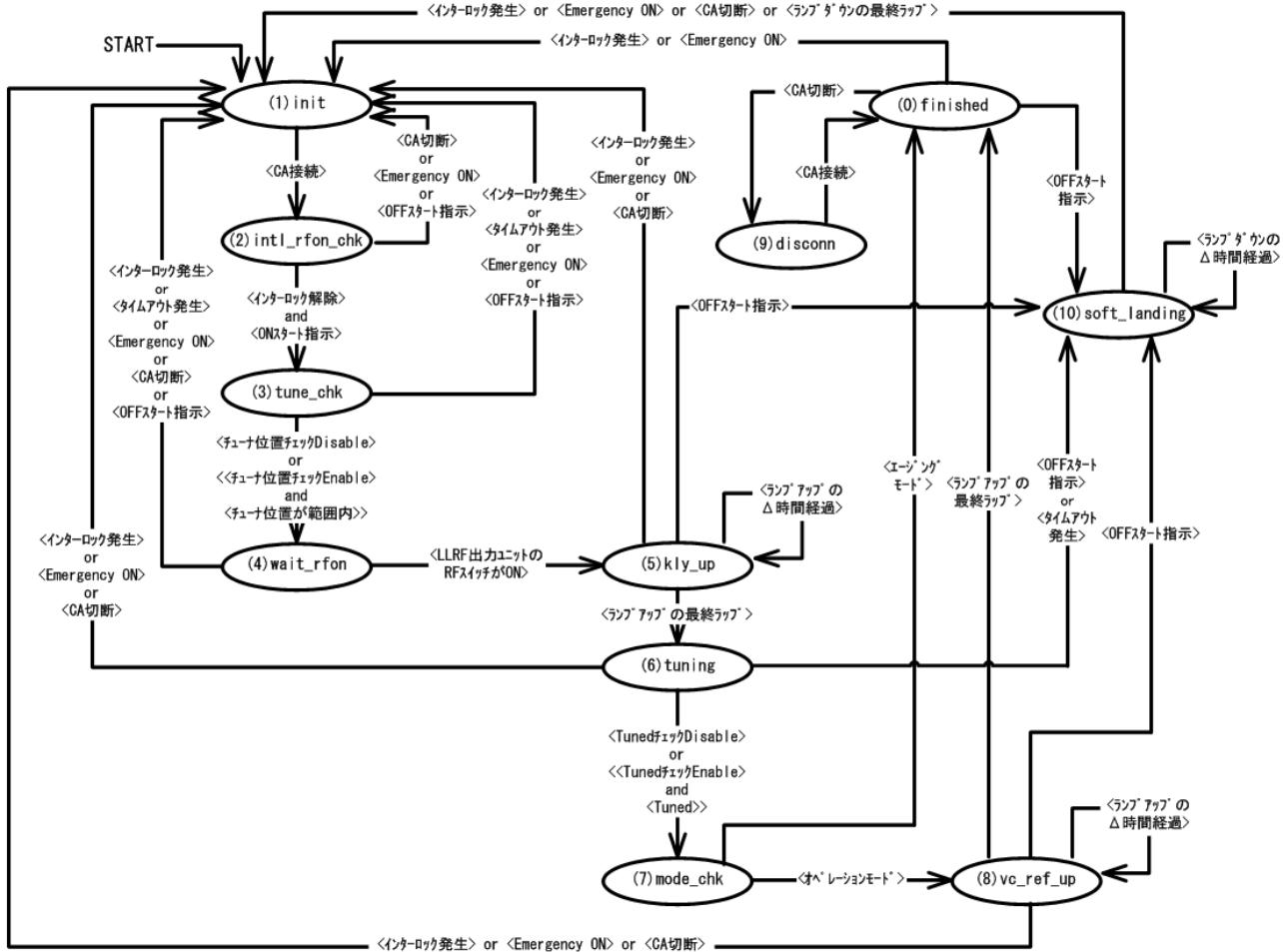


図3: RF立上げシーケンスの状態遷移図

3.2 PLC への EPICS 組込み

通常インターロック制御や各種信号（温度や電圧・電流等）の監視や LLRF の動作シーケンス制御は、Programmable Logic Controller (PLC) が担当する。PLC の Linux CPU を利用した組込み EPICS 実現には多くの実績があり^[4]、今回もそれらと同様に PLC への EPICS 組込みを実現した。また、ドライバ・サポート、デバイス・サポートについても、既存のソフトウェア資産として活用している。

LLRF の動作シーケンスのなかで、RF 立上げシーケンスは特に重要である。従来の LLRF はハードウェア (NIM モジュール) で複雑な RF 立上げシーケンスを実現しているが、新 LLRF では EPICS sequencer で実装した (図 3)。ハードウェアからソフトウェアへと実装形態を変えたことにより、拡張性や柔軟性も向上している。

RF 出力系と直接繋がっているのは AMC1 であり、インターロック系を司っているのは AMC3 である（図 1）。RF 立上げシーケンスはその両方を監視制御する必要があるため、指示系統を PLC が主、AMC が従とし、PLC に RF 立上げシーケンスを実装した。

このような構造とすることで PLC からの監視制

御が Ethernet 経由となり、シーケンス途中に CA 切断が起これば監視制御不能状態となってしまう。従って今回の RF 立上げシーケンスの実装では、シーケンス途中のインターロック発生時の処理は当然のことながら、CA 切断時の処理も考慮に入れ、信頼性を向上させている。具体的には、EPICS sequencer の機能を利用し、各状態で CA 切断検知を行ない、検知後は初期状態（図 3 の init 状態）へ戻しており、再び CA 接続が確立するまでは次の状態へ進まないようにしている。また、シーケンスが完了した状態（図 3 の finished 状態）では、CA 切断を検知しても初期状態へ戻す必要が無いため、シーケンス途中での CA 切断検知とは区別している。

3.3 GUI の実装

今回の新 LLRF では、ローカル制御用に Extensible Display Manager (EDM) を用いて GUI を実装している。実装した GUI は複数枚あるが、どの GUI も単純な設定とモニタの機能にとどめている。必要な計算処理等は IOC 側に実装し、OPI と IOC の機能を明確に分け、LLRF システム全体の信頼性を確保している。

図 4 は実装した GUI の一例であり、RF 立上げシーケンスの状態をモニタするものである。

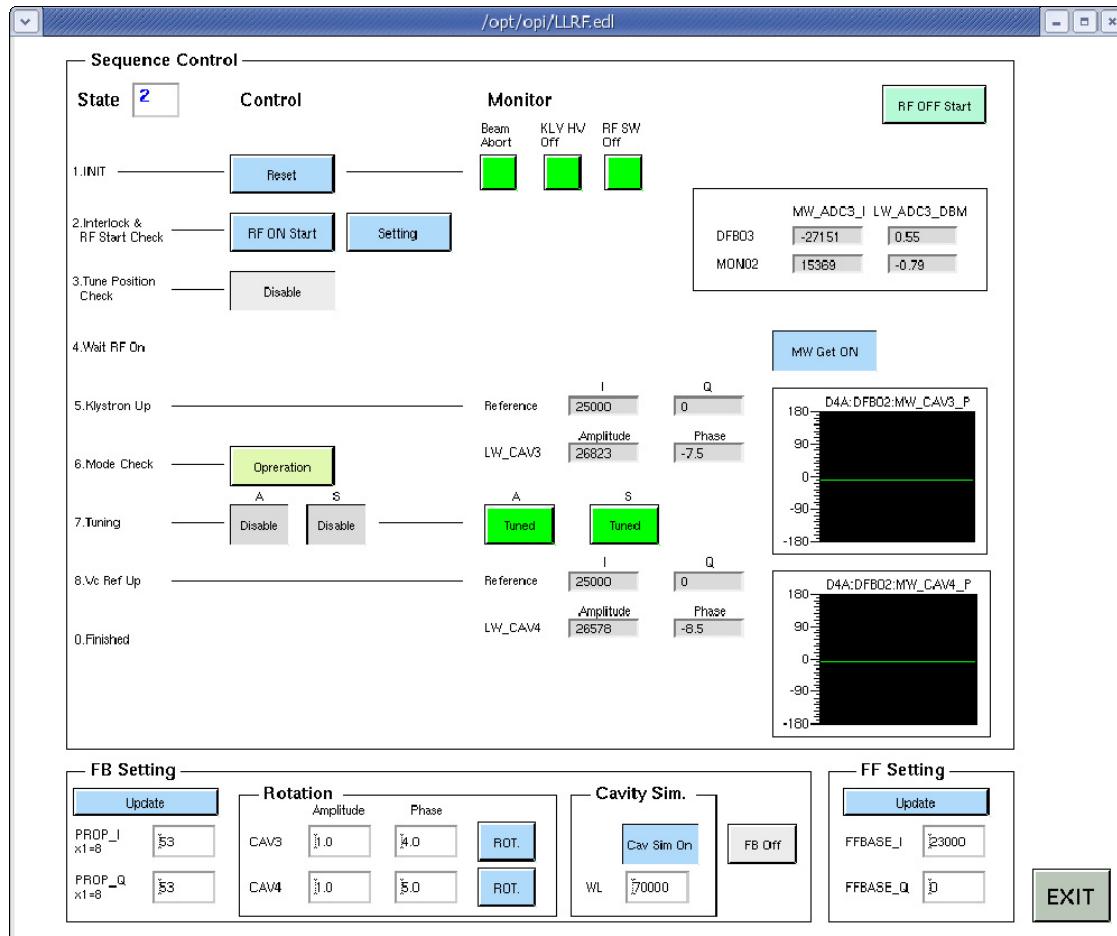


図 4 : EDM による GUI の実装例

4. 現状と今後の展開

現在、新 LLRF は KEKB 加速器システムのネットワークへ接続され、実用運転に準じた環境で評価が進められている。デジタル・フィードバックの検証やアナログ系の特性評価において、組込み EPICS や EDM で実装した GUI の有用性が確認されており、それらソフトウェアは安定した動作をみせている^[5]。

今後は、更なる信頼性の実証を重ね、新 LLRF へ適用していく。

5. まとめ

今回、デジタル制御による新しい LLRF を製作し、そこへ EPICS の組込みを行なった。この EPICS 組込みにおいては、上位層から下位層まで、すなわち、オペレータとハードウェアを結ぶために必要な全ての層のソフトウェアの実装を一括して行なった。更に、信頼性向上のため、階層ごとに役割分担を明確にし、CA 機能を活用し、例外処理への十分な対応を行なった。また、AMC への EPICS 組込みにおいては、専用の組込み Linux システムを一から構築し、完全な形の EPICS IOC を実現した。

現在は新 LLRF の評価中であり、その中で組込み EPICS の有用性、安定性が確認されている。今後は、

更なる信頼性の実証を重ね、新 LLRF へ適用していく。

参考文献

- [1] K. Akai, et al., “RF System for SuperKEKB”, Proceedings of the 7th Annual Meeting of Particle Accelerator Society of Japan, Himeji, Aug., 2010.
- [2] H. Deguchi et al., “EPICS Embedding for SuperKEKB LLRF Components”, Proceedings of the 7th Annual Meeting of Particle Accelerator Society of Japan, Himeji, Aug., 2010.
- [3] M. Ryoshi et al., “LLRF Board in Micro-TCA Platform”, Proceedings of the 7th Annual Meeting of Particle Accelerator Society of Japan, Himeji, Aug., 2010.
- [4] J. Odagiri et al., “Application of EPICS on F3RP61 to Accelerator Control”, Proceedings of the 6th Annual Meeting of Particle Accelerator Society of Japan, Tokai, Aug., 2009.
- [5] J. Odagiri et al., “Application of Embedded EPICS to LLRF Control System for SuperKEKB”, in this meeting.